

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
НАЦІОНАЛЬНИЙ АВІАЦІЙНИЙ УНІВЕРСИТЕТ  
ФАКУЛЬТЕТ АЕРОНАВІГАЦІЇ, ЕЛЕКТРОНІКИ ТА ТЕЛЕКОМУНІКАЦІЙ  
КАФЕДРА ЕЛЕКТРОНІКИ, РОБОТОТЕХНІКИ І ТЕХНОЛОГІЙ  
МОНІТОРИНГУ ТА ІНТЕРНЕТУ РЕЧЕЙ

ДОПУСТИТИ ДО ЗАХИСТУ  
Завідувач випускової кафедри  
\_\_\_\_\_ Шутко В.М.  
« \_\_\_\_ » \_\_\_\_\_ 2020 р.

## ДИПЛОМНА РОБОТА

ЗДОБУВАЧА ОСВІТНЬОГО СТУПЕНЯ МАГІСТРА  
ЗІ СПЕЦІАЛЬНОСТІ 153 «МІКРО- ТА НАНОСИСТЕМНА ТЕХНІКА»  
ОСВІТНЬО-ПРОФЕСІЙНОЇ ПРОГРАМИ  
«ФІЗИЧНА ТА БІОМЕДИЧНА ЕЛЕКТРОНІКА»

**Тема: «Інформаційне забезпечення автоматизованого проектування мікро- та наноелектронних систем»**

Виконавець  
студент групи МН-206М \_\_\_\_\_ Горбарчук Максим Сергійович

Керівник  
д.т.н., доцент \_\_\_\_\_ Мельник Олександр Степанович

Консультант розділу  
«Охорона праці» \_\_\_\_\_ Якимець І.В.

Консультант розділу  
«Охорона навколишнього середовища» \_\_\_\_\_ Маджд С.М.

Нормоконтролер \_\_\_\_\_ Сініцин Р.Б.

КИЇВ 2020

# НАЦІОНАЛЬНИЙ АВІАЦІЙНИЙ УНІВЕРСИТЕТ

Факультет аеронавігації, електроніки та телекомунікацій

Кафедра електроніки, робототехніки і технологій моніторингу та інтернету речей

Освітньо-кваліфікаційний рівень Магістр

Напрямок (спеціальність) 153 «Фізична та біомедична електроніка»

ЗАТВЕРДЖУЮ

Завідувач кафедри

\_\_\_\_\_ Шутко В.М.

“ \_\_\_\_ ” \_\_\_\_\_ 20\_\_ р.

## ЗАВДАННЯ

**на виконання дипломної роботи (проекту) студента**

*Горбарчука Максима Сергійовича*

---

1. Тема дипломної роботи (проекту) «Інформаційне забезпечення автоматизованого проектування мікро- та наноелектронних систем» затверджена наказом ректора від « 02 » жовтня \_\_\_\_\_ 2020 р. № \_\_\_\_ 1900 \_\_\_\_
2. Термін виконання роботи (проекту): з 05.10.2020 р. по 27.12.2020 р.
3. Вихідні дані до роботи: *розробляється згідно сучасних вимог проектування наносхем комбінаційного типу.*
4. Зміст пояснювальної записки: *мікросхемотехніка базових логічних елементів; однорідні структури з колективною поведінкою комірок; наносхемотехніка на квантових коміркових автоматах; інформаційне забезпечення САПР мікро- та наноелектроніки; альбом логічних мікро- та наносхем.*
5. Перелік обов'язкового графічного (ілюстративного) матеріалу: *12-15 слайд-презентації.*

## 6. Календарний план-графік

№ п/п	Етапи виконання дипломного проекту (роботи)	Термін виконання	Відмітка про виконання
1.	Вибір теми дипломної роботи	1.10.2020	виконано
2.	Огляд та обробка літератури за темою дипломної роботи	5.10.2020	виконано
3.	Наносхемотехніка на квантових автоматах	10.10.2020	виконано
4.	Інформаційне забезпечення САПР мікро- та наноелектроніки	20.10.2020	виконано
5.	Альбом моделей логічних мікро- та наносхем	30.10.2020	виконано
6.	Написання вступу та висновків	1.11.2020	виконано
7.	Вимоги по охороні навколишнього середовища за темою дипломної роботи	5.11.2020	виконано
8.	Вимоги по охороні праці за темою дипломної роботи	10.11.2020	виконано
9.	Оформлення пояснювальної записки, графічного матеріалу та презентації	15.11.2020	виконано

Розділ	Консультант (посада, П.І.Б)	Дата, підпис	
		Завдання видав	Завдання прийняв
Охорона праці	к.б.н., доцент кафедри безпеки життєдіяльності Якимець І.В.		
Охорона навколишнього середовища	к.б.н., доцент кафедри екології Мадж С.М.		

7. Дата видачі завдання: «\_\_» жовтня 20\_\_ р.

Керівник дипломної роботи (проекту) \_\_\_\_\_ Мельник О.С.

(підпис керівника)

Завдання прийняв до виконання \_\_\_\_\_ Горбарчук М.С.

## РЕФЕРАТ

Пояснювальна записка до дипломної роботи "Інформаційне забезпечення автоматизованого проектування мікро- та наноелектронних систем".

Кількість сторінок 117, рисунків 31, таблиць 10, використаних джерел 7.

**Актуальність проблеми** полягає в наступному:

- Наноелектроніка є молодою та надзвичайно перспективною галуззю мікроелектроніки, яка дозволить створювати надмініатюрні та супершвидкодійні системи обробки інформації;
- Сучасні системи автоматизованого проектування (САПР), за допомогою яких можливе проектування нових мікро- та наноелектронних пристроїв, потребують створення інформаційних баз даних, в яких описуються компоненти і вузли одноелектронних схем.

**Об'єкт дослідження:** системи автоматизованого проектування мікро- та наноелектронних систем.

**Предметом дослідження** є підсистема інформаційного забезпечення автоматизованого проектування мікро- та наноелектронних систем.

**Мета і завдання:** створити підсистему інформаційного забезпечення автоматизованого проектування мікро- та наноелектронних систем. Для цього необхідно створити моделі та макромоделі мікро- та наноелектронних пристроїв, вбудувати їх в бібліотеку моделей САПР та, використовуючи створену бібліотеку моделей, спроектувати мікро- та нанопристрої за допомогою САПР.

**Методи дослідження:** цифрове моделювання роботи мікро-та наносхем за допомогою САПР MAX+PlusII та QCADesigner.

**Матеріал дослідження і його обсяг:** використані наукові джерела (? шт.) та власні наукові статті (1 шт.).

**Наукова новизна:** розроблені нелінійні схемотехнічні моделі мікро- та наноелектронних пристроїв для інформаційного забезпечення САПР MAX+PlusII та QCADesigner, в яких параметри мають функціональну залежність (у попередніх статтях параметри були визначені точково); створено інформаційну базу даних (бібліотеку, в якій містяться моделі та макромоделі), яку доцільно використовувати надалі при автоматизованому проектуванні мікро- та наносистем.

Результати дослідження були опубліковані автором у статтях: *Горбарчук М.С. Мажоритарні нанопристрої послідовностного типу / М.С. Горбарчук, О.С. Мельник. – Вісник ХПІ. – 2018. – №3. – С. 59-65.*

Ключові слова: МАЖОРИТАРНИЙ БАЗИС, НАНОЕЛЕКТРОННІ СХЕМИ,  
КВАНТОВІ АВТОМАТИ, ПРОГРАМОВАНІ СТРУКТУРИ, МОДЕЛЮВАННЯ,  
САПР.

## **ЗМІСТ**

<b>ВСТУП</b> .....	<b>1</b>
<b>РОЗДІЛ 1. ЕКСПЛУАТАЦІЙНІ ХАРАКТЕРИСТИКИ МІКРО-ТА НАНОСХЕМ З МАЖОРИТАРНОЮ ЛОГІКОЮ</b> .....	<b>6</b>
1.1. Мажоритарні резисторні мікросхеми.....	7
1.2. Мажоритарні мікросхеми з транзисторно-транзисторною логікою .....	8
1.3 Квантові наносхеми з мажоритарною логікою .....	16
1.4. Базис мажоритарних елементів.....	23
1.5. Синтез наносхем з мажоритарною логікою.....	29
<b>ВИСНОВОК ДО РОЗДІЛУ 1</b> .....	<b>31</b>
<b>РОЗДІЛ 2. КОНФІГУРУВАННЯ НАНОСХЕМ З МАЖОРИТАРНОЮ ЛОГІКОЮ</b>	<b>32</b>
2.1. Синтез конфігурованих мажоритарних наносхем .....	32
2.2. Комп'ютерне проектування конфігурованих наносхем.....	42
<b>ВИСНОВОК ДО РОЗДІЛУ 2</b> .....	<b>52</b>
<b>РОЗДІЛ 3</b> .....	<b>53</b>
<b>ІНФОРМАЦІЙНЕ ЗАБЕЗПЕЧЕННЯ САПР МІКРО- ТА НАНОЕЛЕКТРОНІКИ</b>	<b>53</b>
3.1. Вибір структури бібліотеки моделей САПР .....	53
3.2. Температурна залежність параметрів моделі ОЕТ .....	58
3.3. Ієрархія моделей ОЕТ з урахуванням етапу проектування наносхем .....	59
3.4. Перспективи створення інформаційного забезпечення САПР .....	63
<b>ВИСНОВКИ ДО РОЗДІЛУ 3</b> .....	<b>64</b>
<b>РОЗДІЛ 4</b> .....	<b>65</b>
<b>МОДЕЛІ ЛОГІЧНИХ МІКРО- ТА НАНОЕЛЕКТРОННИХ СХЕМ</b> .....	<b>65</b>
4.1.Базові логічні елементи .....	65
4.2.Комбінаційні мікро- та наносхеми .....	70
4.3.Послідовні мікро- та наносхеми.....	74
4.4. Арифметико – логічні мікро – та наносхеми.....	81
<b>РОЗДІЛ 5</b> .....	<b>89</b>
<b>ОХОРОНА ПРАЦІ</b> .....	<b>89</b>
5.1. Перелік небезпечних і шкідливих виробничих факторів діючих у робочій зоні.....	89
5.2. Технічні та організаційні заходи по зменшенню рівня впливу небезпечних та шкідливих виробничих факторів .....	90
5.3. Пожежна та вибухова безпека в робочій зоні .....	103
5.4. Основні правила техніки безпеки, пожежної та вибухової безпеки .....	105
<b>РОЗДІЛ 6</b> .....	<b>109</b>

<b>ОХОРОНА НАВКОЛИШНЬОГО СЕРЕДОВИЩА .....</b>	<b>109</b>
6.1. Вплив відходів комп'ютерної та електротехніки на навколишнє середовище.....	109
6.2. Заходи щодо зменшення негативного впливу електронних відходів на навколишнє середовище.....	111
<b>Висновки до розділу 6 .....</b>	<b>114</b>
<b>ВИСНОВКИ.....</b>	<b>115</b>
<b>СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ .....</b>	<b>117</b>

## ВСТУП

По мірі збільшення технічної складності цифрових обчислювальних систем у зв'язку з розширенням областей їх застосування і ускладненням виконуваних ними функцій виникає необхідність вирішення ряду проблем, зв'язаних з підвищенням надійності ПК та їх швидкодії, зі зменшенням габаритів, споживаної потужності і т.д.

Особливо важливе значення має підвищення надійності роботи обчислювальних систем в цілому, так як продуктивність останніх знаходиться в прямій залежності від надійності їх роботи. В даний час для збільшення надійності застосовуються наступні методи: підвищення надійності елементів, які входять в склад ПК, мажоритарне резервування апаратури, використання коректуючих кодів і ефективного контролю достовірності результатів обробки інформації.

Необхідність використання останнього методу і складність його технічної реалізації повністю залежать від ефективності перших трьох методів. Найбільш вигідними в економічному відношенні являються методи підвищення надійності окремих компонентів.

В даний час задача підвищення надійності окремих компонентів вирішується технологічним способом шляхом застосування компонентів в мікро- та нанорозмірному виконанні.

Окрім високої надійності компоненти повинні володіти підвищеною завадостійкістю при дії на їх входи випадкових флуктуацій сигналів. Найбільш перспективними в цьому відношенні являються мажоритарні елементи (МЕ) мікро-

та наноелектронного типу. МЕ називаються логічні елементи, сигнал на виході яких приймає значення, співпадаюче зі значенням сигналу на більшості входів (majority-більшість).

У міру наближення розмірів твердотільних структур до нанометрової області (1 нм = 0,001 мкм =  $10^{-9}$  м), а це утворення з одиниць і десятків атомів, все більше проявляються квантові властивості електрона. В його поведінці переважаючими стають хвильові закономірності, характерні для квантових частинок. З одного боку, це призводить до порушення працездатності класичних твердотільних компонентів, які використовують закономірності поведінки електрона як класичної частинки, а з іншого – відкриває перспективи створення нових комутуючих, запам'ятовуючих і підсилюючих елементів для інформаційних систем.

Одним з можливих шляхів розвитку наноелектроніки є створення приладів, в яких контролюється переміщення малої кількості електронів, зокрема, одного електрона. Створення одноелектронних приладів (ОЕП) відкриває перспективи розвитку цифрової одноелектроніки, в якій біт інформації буде представлено одним електроном. В таких приладах переміщення електрона відбувається за рахунок тунелювання. Оскільки тунелювання є безінерційним, то теоретична межа швидкодії одноелектронних приладів надзвичайно висока. З іншого боку, робота, необхідна для переміщення одного електрона, також мала, і споживання енергії в одноелектронних схемах має бути надзвичайно малим. Теоретична межа швидкодії одноелектронного приладу складає сотні терагерц (ТГц), а споживання енергії одним приладом – менше 10 фемтоват (фВт).

Автоматизоване проектування технічного об'єкту – це розробка, перетворення і представлення в прийнятій формі образу певного об'єкту. Образ об'єкту або його складових частин може створюватися в уяві дослідника в результаті творчого процесу або генеруватися у відповідності з певними алгоритмами в процесі взаємодії людини та САПР.

Проектування, при якому всі проектні рішення або їх частина отримують шляхом взаємодії людини та ПК, називають автоматизованим. Система, що реалізує автоматизоване проектування, є системою автоматизованого проектування САПР (в англійській мові написанні CAD System – Computer Aided Design System).

В залежності від послідовності вирішення задач ієрархічних рівнів розрізняють нисхідне, висхідне та змішане проектування. Послідовність вирішення задач від нижніх рівнів до верхніх характеризує висхідне проектування, зворотня послідовність призводить до нисхідного проектування, в змішаному стилі є елементи як висхідного, так і нисхідного проектування. В більшості випадків для складних мікро- та нано систем віддають перевагу нисхідному проектуванню. Однак варто відмітити, що при наявності раніше спроектованих складових пристроїв можна



говорити про змішане проектування. Невизначеність та нечіткість вихідних даних при нисхідному проектуванні (оскільки ще не спроектовані компоненти) або вихідних вимог при висхідному проектуванні (оскільки технічне завдання є на всю систему, а не на її частини) зумовлюють необхідність прогнозування недостаючих даних з наступним їх уточненням, тобто послідовного наближення до кінцевого рішення (ітераційність проектування).

Моделювання має дві чітко окреслені задачі: по-перше, створення моделей складних систем і по-друге, аналіз властивостей систем на основі дослідження їх моделей [1].

В автоматизованих проектних процедурах замість ще не існуючого спроектованого об'єкту оперують деяким квазіоб'єктом – моделлю, яка відображає деякі властивості об'єкту. Модель може бути фізичним об'єктом або специфікацією.

На маршруті проектування нового об'єкту виконується процедура (рис. В.1) формування моделі з використанням інформаційного забезпечення у вигляді бібліотечних моделей мікро- та нано компонентів. Як правило, ця процедура виконується автоматично.

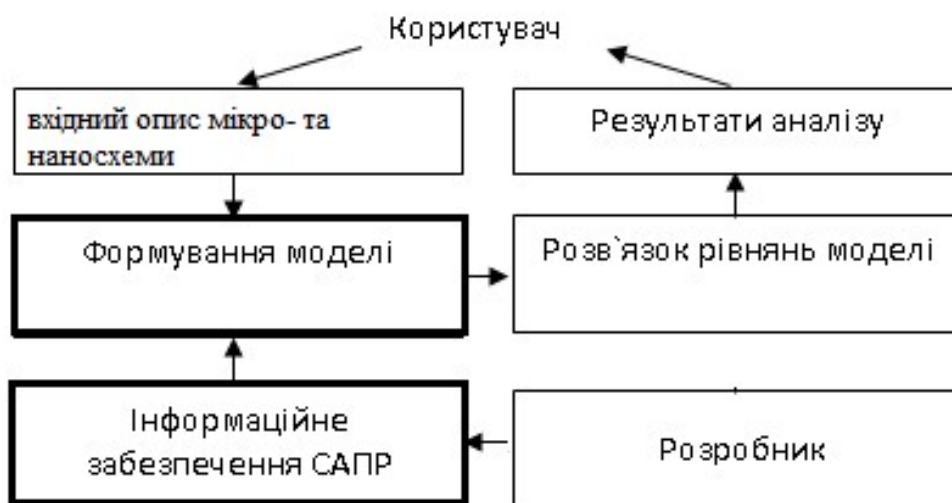


Рис. В.1. Місце процедур формування моделей на маршрутах проектування

**Актуальність проблеми** полягає в наступному:

– Нанoeлектроніка є молодою та надзвичайно перспективною галуззю мікроелектроніки, яка дозволить створювати надмініатюрні та супершвидкодiючі системи обробки інформації;

– Сучасні системи автоматизованого проектування (САПР), за допомогою яких можливе проектування нових мікро- та нанoeлектронних пристроїв, потребують створення інформаційних баз даних, в яких описуються компоненти і вузли одноелектронних схем.

**Об'єкт дослідження:** системи автоматизованого проектування мікро- та наноелектронних систем.

**Предметом дослідження** є підсистема інформаційного забезпечення автоматизованого проектування мікро- та наноелектронних систем.

**Мета і завдання:** створити підсистему інформаційного забезпечення автоматизованого проектування мікро- та наноелектронних систем. Для цього необхідно створити моделі та макромоделі мікро- та наноелектронних пристроїв, вбудувати їх в бібліотеку моделей САПР та, використовуючи створену бібліотеку моделей, спроектувати мікро- та нанопристрої за допомогою САПР.

**Методи дослідження:** цифрове моделювання роботи мікро-та наносхем за допомогою САПР MAX+PlusII та QCADesigner.

**Матеріал дослідження і його обсяг:** використані наукові джерела (? шт.) та власні наукові статті (1 шт.).

**Наукова новизна:** розроблені нелінійні схемотехнічні моделі мікро- та наноелектронних пристроїв для інформаційного забезпечення САПР MAX+PlusII та QCADesigner, в яких параметри мають функціональну залежність (у попередніх статтях параметри були визначені точково); створено інформаційну базу даних (бібліотеку, в якій містяться моделі та макромоделі), яку доцільно використовувати надалі при автоматизованому проектуванні мікро- та наносистем.

Результати дослідження були опубліковані автором у статтях: *Горбарчук М.С.* Мажоритарні нанопристрої послідовностного типу / *М.С. Горбарчук, О.С. Мельник.* – Вісник ХІІІ. – 2018. – №3. – С. 59-65.

Логіка дослідження зумовила структуру дипломної роботи: вступ, розділи, висновки, список використаних джерел із найменувань, додатки. Загальний обсяг сторінок .

## РОЗДІЛ 1. СХЕМОТЕХНІКА МАЖОРИТАРНИХ МІКРО- ТА НАНОСХЕМ

Мажоритарні елементи (МЕ) відносяться до класу порогових елементів (ПЕ), функціонування яких описується співвідношенням [1]:

$$y = \text{sign}(\sum_{i=1}^m b_i x_i - V), \quad (1.1)$$

де  $y$  – значення сигналу на виході ПЕ,  $x_i \in 0,1$  – значення сигналу на  $i$  – му вході ПЕ;  $b_i$  – ваговий коефіцієнт  $i$ -го входу;  $V$  – поріг елемента,  $m$  – кількість входів ПЕ,

$$\text{sign } Z = \begin{cases} 1, \text{ якщо } Z \geq 0, \\ 0, \text{ якщо } Z \leq 0, \end{cases}$$

де  $Z = \sum_{i=1}^m b_i x_i - V$ .

Мажоритарний елемент працює по принципу вибору більшості і його вихідний сигнал визначається із наступних співвідношень:

$$y = 1, \text{ якщо } \sum_1 b_i > \frac{1}{2} \sum_{i=1}^m b_i,$$

$$y = 0, \text{ якщо } \sum_0 b_i > \frac{1}{2} \sum_{i=1}^m b_i,$$

де символи  $\sum_1$  та  $\sum_0$  означають, що додавання вагових коефіцієнтів  $b_i$  виконується на тих входах, де значення вхідного сигналу дорівнює 1 або 0, відповідно.

В комп'ютерній мікро- та наноелектроніці отримали запроваджені МЕ з непарною кількістю входів, а вага кожного дорівнює одиниці. Поріг МЕ в цьому випадку дорівнює  $V = (m-1)/2$ . Функція роботи МЕ, має вигляд:

$$y = \text{sign}\left(\sum_{i=1}^m x_i - \frac{m-1}{2}\right). \quad (1.2)$$

МЕ у відповідності з виразом (1.2) можуть бути побудовані трьома основними способами [1]: додаванням гармонічних сигналів; додаванням імпульсних або потенціальних сигналів з використанням наноконпонентів або вагових опорів, які мають порогові характеристики, і за допомогою логічних мікроелементів І-АБО-НІ.

Перераховані типи МЕ відрізняються один від одного часом увімкнення і вимкнення, навантажувальною можливістю, завадостійкістю і іншими параметрами.

## 1.1. Мажоритарні резисторні мікросхеми

Кремнієвих транзисторів мають виражену порогову вхідну характеристику  $V = V_{\text{пор}} = 0.7\text{В}$ . Схема п'ятивходового МЕ, де в якості порогового пристрою і підсилювача сигналів використані кремнієві транзистори, наведена на рис. 1.1.

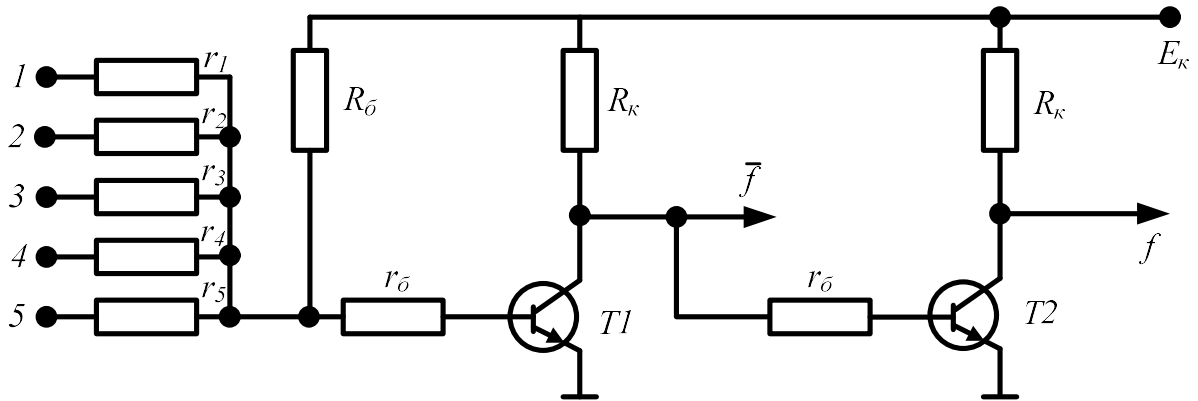


Рис. 1.1– МЕ з резисторами додавання

Розрахуємо, для прикладу, величини вхідних резисторів  $r_1, r_2, r_3$  тривходового МЕ. На рис.1.2 наведена еквівалентна схема тривходового МЕ при подачі на його входи двох нульових  $E_0$  і одного одиничного  $E_1$  сигналів. На схемі прийняті наступні позначення:  $R_{\text{вих}0}$ ,  $R_{\text{вих}1}$  - вихідний опір попереднього каскаду при формуванні нульового або одиничного сигналів;  $E_k$  - напруга джерела живлення.

Спростимо еквівалентну схему (рис. 1.2); при цьому врахуємо, що при подачі на входи МЕ двох нульових і одного одиничного сигналів перший транзистор МЕ (T1) повинен бути закритий; отже, його вхідний опір  $R_{\text{вх}}$  буде великий.

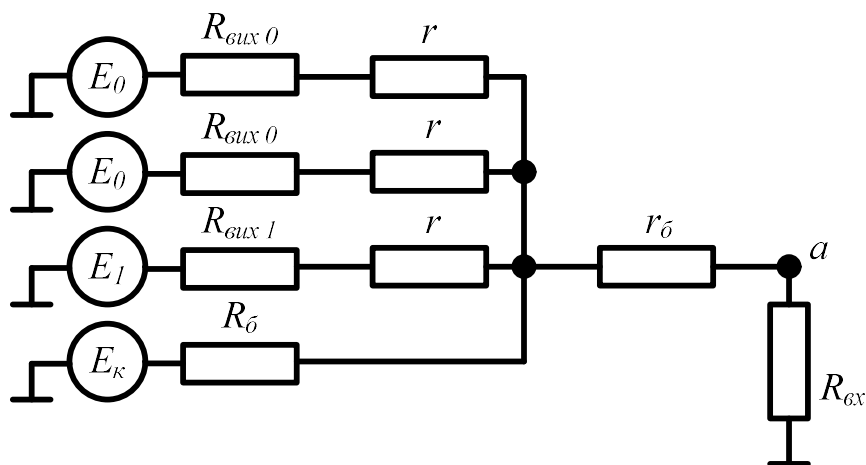


Рис. 1.2 – Еквівалентна схема тривходового МЕ при двох нульових і одному одиничному вхідних сигналах

Знаходимо:

$$E_{екв} = \frac{\sum_{i=1}^m E_i Y_i}{\sum_{i=1}^m Y_i} = \frac{\frac{2E_0}{R_{вих0+r}} + \frac{E_1}{R_{вих1+r}} + \frac{E_k}{R_{\delta}}}{\frac{2}{R_{вих0+r}} + \frac{1}{R_{вих1+r}} + \frac{1}{R_{\delta}}}$$

Як правило,  $R_{вих0} \ll r$ , а  $R_{вих1} \approx R_k$ , тому опором  $R_{вих0}$  нехтуємо; в результаті отримаємо:

$$E_{екв} = \frac{2E_0(R_k+r)R_{\delta} + E_1 r R_{\delta} + E_k(R_k+r)}{2(R_k+r)R_{\delta} + rR_{\delta} + (R_k+r)r}, \quad (1.3)$$

$$R_{екв} = \frac{1}{\sum_{i=1}^m Y_i} = \frac{(R_k+r)rR_{\delta}}{2(R_k+r)R_{\delta} + rR_{\delta} + (R_k+r)r}. \quad (1.4)$$

Спрощена еквівалентна схема МЕ показана на рис.1.3. При закритому транзисторі  $R_{ex}$  велике, тому в точці  $a$  буде спостерігатися сигнал майже рівний:

$$E_{екв} = U_{пор} - \Delta U, \quad (1.5)$$

де  $U_{пор}$  – порогова напруга транзистора;  $\Delta U$  – напруга закриття транзистора.

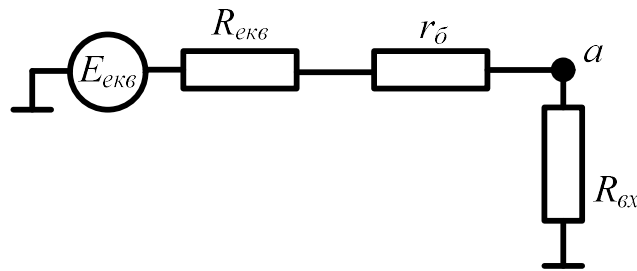


Рис. 1.3– Спрощена еквівалентна схема тривходового МЕ

Підставивши значення  $E_{екв}$  з формули (1.3) в формулу (1.5), отримаємо розрахункове співвідношення для шуканої величини  $r$ :

$$\frac{2E_0(R_k+r)R_{\delta} + E_1 r R_{\delta} + E_k(R_k+r)}{2(R_k+r)R_{\delta} + rR_{\delta} + (R_k+r)r} = U_{пор} - \Delta U. \quad (1.6)$$

З рівняння (1.6) визначається величина  $r$ .

Наприклад, нехай  $E_0 = 0,2 \text{ В}$ ;  $R_k = R_{\delta} = 5,6 \text{ кОм}$ ;  $E_1 = 1,2 \text{ В}$ ; з вхідної ВАХ кремнієво транзистора  $U_{пор} = 0,5 \text{ В}$ ;  $\Delta U = 0,1 \text{ В}$ . Вирішивши квадратне рівняння (1.6), отримаємо  $r = 500 \text{ Ом}$ .

## 1.2. Мажоритарні мікросхеми з транзисторно-транзисторною логікою

Так як в МЕ транзистори мають кілька спільних точок включення, то з метою підвищення технологічності можна запропонувати схему МЕ (рис.1.4) [4], в якій поєднується транзисторно - транзисторна логіка з перемикачем струму. На

двоємітерних транзисторах Т1, Т2 і Т3 виконується мажоритарна логіка для трьох вхідних сигналів  $u_{вх1}$ . Колектори багатоемітерних транзисторів об'єднані і утворюють схему АБО.

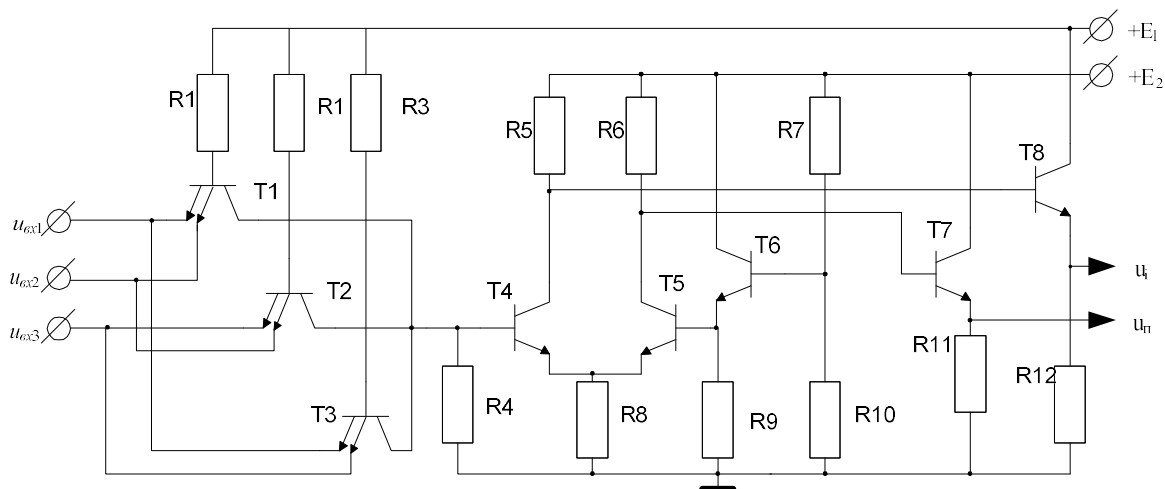


Рис.1.4 – Мікросхема тривходового МЕ

Схема мажоритарного елемента типу ДТЛ наведена на рис. 1.5. На цій схемі крім основного елемента, показаний пунктиром один з елементів аналогічного типу, формуючий вхідні сигнали. Діоди Д7 - Д9, виконують логічну операцію АБО, забезпечуючи зміщення рівня напруги на базі транзистора Т1. Наявність додаткового діода Д10 дозволяє створити досить низький рівень напруги на базі транзистора, при якому транзистор виявляється надійно закритим.

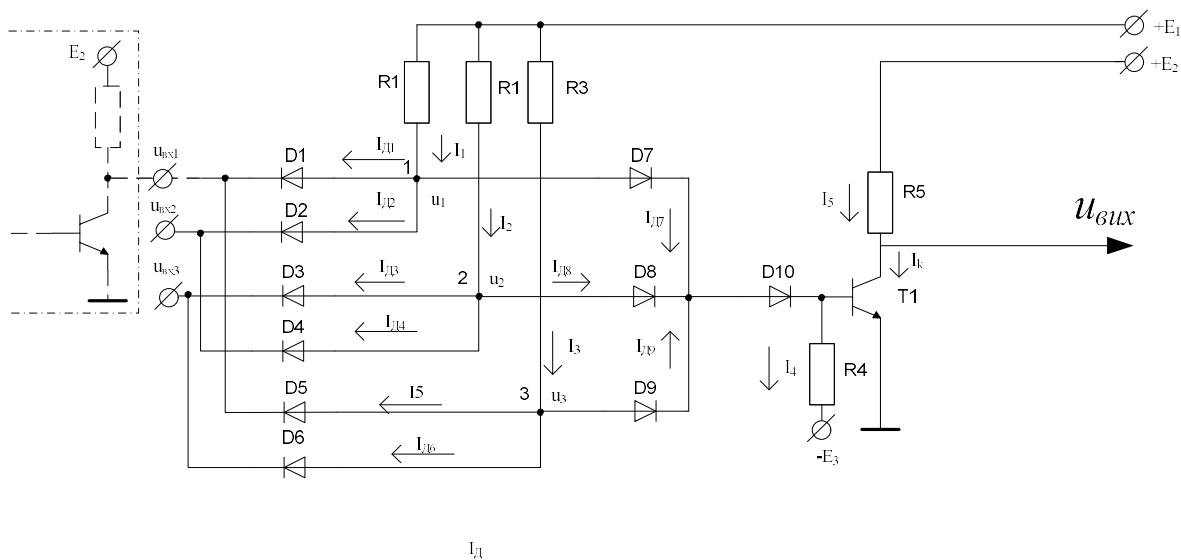


Рис. 1.5 – Схема МЕ з діодною логікою і транзисторним ключем

На транзисторі Т1 виконаний ключ, інвертуючий сигнал і формуючий його фронт, зріз, верхній і нижній рівні напруги. Замість одностранзисторного інвертора може бути використаний складний інвертор, який найшов широке застосування в ТТЛ- елементах. Резистор R4 разом з джерелом  $E_3$  забезпечує необхідний струм через зміщуючі діоди Д7-Д10. Током  $I_4$  ці діоди підтримуються у відкритому стані при різних рівнях вхідних сигналів.

На базі МЕ (рис. 1.5) з метою розширення його логічних можливостей при збереженні тих же технічних характеристик була розроблена програмована мікросхема МЕ (рис. 1.6). Схема має 12 виводів (6 вхідних, 2 вихідних, 3 джерела живлення і 1 корпус), що не перевищує числа виводів стандартних корпусів ІС. Схема не має в своєму складі ємностей, тунельних діодів, трансформаторів, отже, може бути виготовлена інтегральним способом.

Змінюючи за програмою потенціали на входах  $A, B, C, D, E$  та  $F$  мажоритарної мікросхеми (рис. 1.6), можна запрограмувати реалізацію наступних вихідних логічних функцій:

- 1)  $f_1 = ABD \vee ACE \vee DCF$  (елемент 3І-2АБО);
- 2)  $f_2 = ABD$  (тривходовий елемент І);
- 3)  $f_3 = D \vee E \vee F$  (тривходовий елемент АБО);
- 4)  $f_4 = AB \vee BC \vee AC$  (мажоритарний елемент);
- 5)  $f_5 = ACE \vee BCF$  (елемент 3І- АБО);
- 6)  $f_6 = AB \vee AC$  (елемент 2І- АБО);
- 7)  $f_7 = AB$  (двовходовий елемент І);
- 8)  $f_8 = A \vee B$  (двовходовий елемент АБО);
- 9)  $f_9 = A$  (підсилювач);
- 10)  $f_{10} = (\bar{A} \vee \bar{B} \vee \bar{D}) (\bar{A} \vee \bar{C} \vee \bar{E}) (\bar{B} \vee \bar{C} \vee \bar{F})$  (елемент 3НІ-АБО-3І);
- 11)  $f_{11} = \bar{A} \vee \bar{B} \vee \bar{D}$  (3НІ-АБО);
- 12)  $f_{12} = \overline{DEF}$  (тривходовий елемент Пірса, 3І-НІ);
- 13)  $f_{13} = \overline{AB} \vee \overline{BC} \vee \overline{AC}$  (мажоритарний елемент з міноритарним виходом)
- 14)  $f_{14} = (\bar{B} \vee \bar{C} \vee \bar{F}) (\bar{A} \vee \bar{C} \vee \bar{F})$  (елемент 3НІ-АБО-2І);
- 15)  $f_{15} = (\bar{A} \vee \bar{B}) (\bar{A} \vee \bar{C})$  (елемент 2НІ-АБО- 2І);

16)  $f_{16} = \bar{A} \vee \bar{B}$  (елемент 2НІ-АБО- 2І);

17)  $f_{17} = \overline{AB}$  (двовходовий елемент Пірса, 2І-НІ );

18)  $f_{18} = \bar{A}$  (інвертор);

Повна таблиця істинності тривходової, шести аргументної, мажоритарної мікросхеми (рис.1.6) наведена в табл. 1.1.

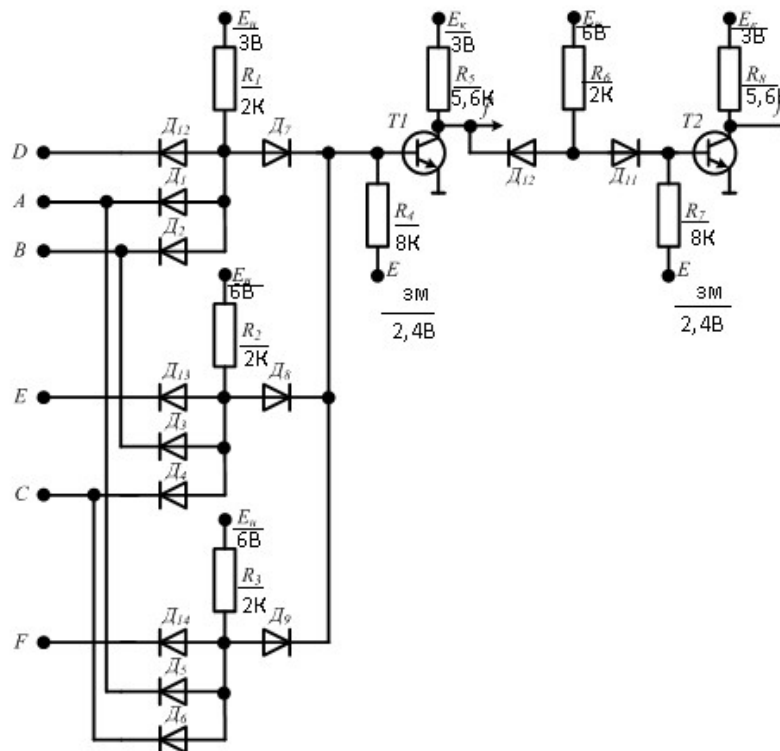


Рис. 1.6– Універсальний МЕ з програмованими характеристиками

Таким чином, розроблена мікросхема МЕ за своїми логічним можливостям є універсальною.

Даний МЕ інтегрального типу може бути використаний для побудови універсальних ПК з програмованою логікою. У таких ПК технічні характеристики можуть програмно налаштовуватися в процесі роботи або перед початком роботи. Такі програмно керовані МЕ відкривають широкі можливості для побудови ефективних універсальних систем з високою надійністю і швидкодією.



Таблиця 1.1

№	A	B	C	D	E	F	f1	f2	f3	f4	f5	f6	f7	f8	f9	f10	f11	f12	f13	f14	f15	f16	f17	f18
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1
2	0	0	0	0	0	1	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
3	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
4	0	0	0	0	1	1	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
5	0	0	0	1	0	0	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
6	0	0	0	1	0	1	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
7	0	0	0	1	1	0	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
8	0	0	0	1	1	1	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
9	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1
10	0	0	1	0	0	1	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
11	0	0	1	0	1	0	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
12	0	0	1	0	1	1	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
13	0	0	1	1	0	0	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
14	0	0	1	1	0	1	1	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
15	0	0	1	1	1	0	0	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
16	0	0	1	1	1	1	1	0	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
17	0	1	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	1	1	1	1	1	0	1
18	0	1	0	0	0	1	0	0	1	0	0	0	0	1	0	1	1	0	1	1	1	1	0	1
19	0	1	0	0	1	0	0	0	1	0	0	0	0	1	0	1	1	0	1	1	1	1	0	1

20	0	1	0	0	1	1	0	0	1	0	0	0	0	1	0	1	1	0	1	1	1	0	1	1
21	0	1	0	1	0	0	0	0	1	0	0	0	0	1	0	1	1	0	1	1	1	0	1	1
22	0	1	0	1	0	1	0	0	1	0	0	0	0	1	0	1	1	0	1	1	1	0	1	1
23	0	1	0	1	1	0	0	0	1	0	0	0	0	1	0	1	1	0	1	1	1	0	1	1
24	0	1	0	1	1	1	0	0	1	0	0	0	0	1	0	1	1	0	0	1	1	0	1	1
25	0	1	1	0	0	0	0	0	0	1	0	0	0	1	0	1	1	1	0	1	1	0	1	1
26	0	1	1	0	0	1	0	0	0	1	1	0	0	1	0	0	1	0	0	0	1	0	1	1
27	0	1	1	0	1	0	0	0	0	1	0	0	0	1	0	1	1	0	0	1	1	0	1	1
28	0	1	1	0	1	1	0	0	0	1	1	0	0	1	0	0	1	0	0	0	1	0	1	1
29	0	1	1	1	0	0	0	0	0	1	0	0	0	1	0	1	1	0	0	1	1	0	1	1
30	0	1	1	1	0	1	1	0	0	1	1	0	0	1	0	0	1	0	0	0	1	0	1	1
<b>№</b>	<b>A</b>	<b>B</b>	<b>C</b>	<b>D</b>	<b>E</b>	<b>F</b>	<i>f1</i>	<i>f2</i>	<i>f3</i>	<i>f4</i>	<i>f5</i>	<i>f6</i>	<i>f7</i>	<i>f8</i>	<i>f9</i>	<i>f10</i>	<i>f11</i>	<i>f12</i>	<i>f13</i>	<i>f14</i>	<i>f15</i>	<i>f16</i>	<i>f17</i>	<i>f18</i>
31	0	1	1	1	1	0	0	0	0	1	0	0	0	1	0	1	1	0	0	1	1	0	1	1
32	0	1	1	1	1	1	1	0	0	1	1	0	0	1	0	0	1	0	1	1	1	0	1	0
33	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0	1	0
34	1	0	0	0	0	1	0	0	0	0	0	0	0	1	1	1	1	0	1	1	1	0	1	0
35	1	0	0	0	1	0	0	0	0	0	0	0	0	1	1	1	1	0	1	1	1	0	1	0
36	1	0	0	0	1	1	0	0	0	0	0	0	0	1	1	1	1	0	1	1	1	0	1	0
37	1	0	0	1	0	0	0	0	0	0	0	0	0	1	1	1	1	0	1	1	1	0	1	0
38	1	0	0	1	0	1	0	0	0	0	0	0	0	1	1	1	1	0	1	1	1	0	1	0
39	1	0	0	1	1	0	0	0	0	0	0	0	0	1	1	1	1	0	1	1	1	0	1	0

40	1	0	0	1	1	1	0	0	0	0	0	0	0	0	1	1	1	1	0	1	1	1	0	1	0
41	1	0	1	0	0	0	0	0	0	1	0	1	0	1	1	1	1	1	1	0	1	0	0	1	0
42	1	0	1	0	0	1	0	0	0	1	0	1	0	1	1	1	1	0	0	0	0	0	0	1	0
43	1	0	1	0	1	0	1	0	0	1	1	1	0	1	1	0	1	0	0	1	0	0	1	0	0
44	1	0	1	0	1	1	1	0	0	1	1	1	0	1	1	0	1	0	0	0	0	0	0	1	0
45	1	0	1	1	0	0	0	0	0	1	0	1	0	1	1	1	1	0	0	1	0	0	1	0	0
46	1	0	1	1	0	1	1	0	0	1	0	1	0	1	1	1	1	0	0	0	0	0	0	1	0
47	1	0	1	1	1	0	1	0	0	1	1	1	0	1	1	0	1	0	0	1	0	0	1	0	0
48	1	0	1	1	1	1	1	0	0	1	1	1	0	1	1	0	1	0	0	0	0	0	0	1	0
49	1	1	0	0	0	0	0	0	0	1	0	1	1	1	1	1	1	1	0	1	0	0	0	0	0
50	1	1	0	0	0	1	0	0	0	1	0	1	1	1	1	1	1	0	0	1	0	0	0	0	0
51	1	1	0	0	1	0	0	0	0	1	0	1	1	1	1	1	1	0	0	1	0	0	0	0	0
52	1	1	0	0	1	1	0	0	0	1	0	1	1	1	1	1	1	0	0	1	0	0	0	0	0
53	1	1	0	1	0	0	1	1	1	1	0	1	1	1	1	1	0	0	0	1	0	0	0	0	0
54	1	1	0	1	0	1	1	1	1	1	0	1	1	1	1	1	0	0	0	1	0	0	0	0	0
55	1	1	0	1	1	0	1	1	1	1	0	1	1	1	1	1	0	0	0	1	0	0	0	0	0
56	1	1	0	1	1	1	1	1	1	1	0	1	1	1	1	0	0	0	0	1	0	0	0	0	0
57	1	1	1	0	0	0	0	0	0	1	0	1	1	1	1	0	1	1	0	1	0	0	0	0	0
58	1	1	1	0	0	1	0	0	1	1	1	1	1	1	1	0	1	0	0	0	0	0	0	0	0
59	1	1	1	0	1	0	1	0	1	1	1	1	1	1	1	0	1	0	0	1	0	0	0	0	0
60	1	1	1	0	1	1	1	0	1	1	1	1	1	1	1	1	0	1	0	0	0	0	0	0	0

61	1	1	1	1	0	0	1	1	1	1	0	1	1	1	1	0	0	0	0	1	0	0	0	0
62	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0
63	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	0	0	0	0	1	0	0	0	0
64	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0

### 1.3 Квантові наносхеми з мажоритарною логікою

Коміркові автомати на основі квантових точок (кулонівських острівців, штучних атомів, кластерів) є базовими компонентами наносхем з програмованими структурами [1,2].

Їх часто називають квантовими, або кулонівськими автоматами (КА).

Квантові точки повинні бути власними напівпровідниками, тобто не мати вільних електронів провідності. Логічний стан комірки 0/1 визначається за розподілом електронів у вузлових острівцях.

На рис.1.7 показана комірка розміром (50x50) нм з чотирма достатньо близько розміщеними квантовими точками. З цих точок електрони можуть здійснювати тунельні переходи по чотирьом позиціям при подачі входної (керуючої) напруги  $U_{ex}$  і/або під впливом електричних полів оточуючих комірок.

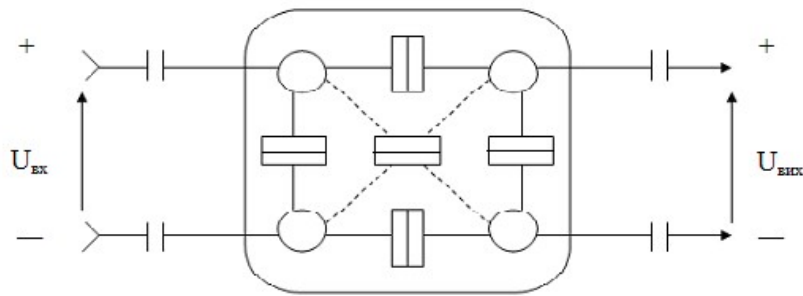


Рис.1.7 – Комірка квантового автомату

Електростатична енергія, яка накопичена в структурі КА:

$$E = \min \left( \frac{4Q}{C_{\Sigma}} - nqU_{ex} \right), \quad (1.7)$$

буде мати мінімальне значення тільки тоді, коли два електрони ( $n=2$ ) знаходяться в діагональних квантових точках. В рівнянні (1.7)  $Q$  та  $C_{\Sigma}$  – величина заряду та загальна ємність рівноцінних квантових точок.

Через кулонівське відштовхування, яке спостерігається при  $T=2mK$ , два електрони в КА можуть знаходитись тільки у двох стабільних станах, які зображено на рис.1.8: логічної одиниці (а) та логічного нуля (б).



Рис.1.8 – Діагональне розміщення електронів на квантових точках в КА, які відповідають логічній одиниці (а) та нулю (б)

Обидва стани є рівноймовірними. Тому під дією вхідної напруги чи електростатичної взаємодії між сусідніми КА можливе перемикання станів одного КА і передача дискретної інформації у послідовно розміщених КА за принципом доміно.

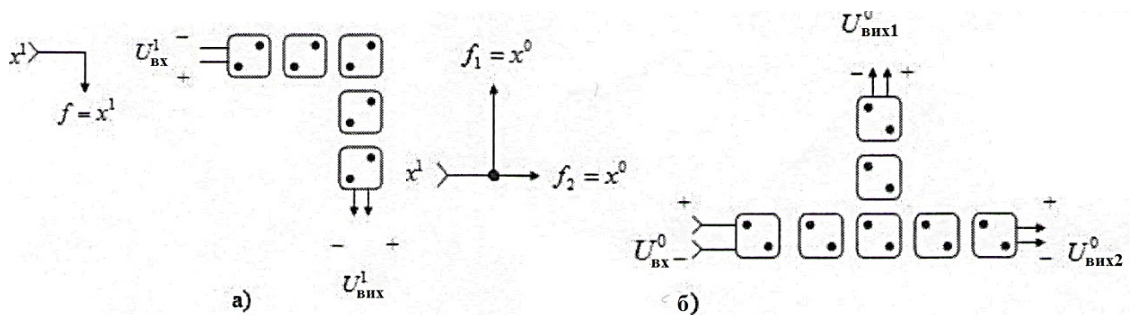
Поляризаційний стан комірки КА визначається за формулою:

$$P = \frac{(\rho_1 + \rho_3) - (\rho_2 + \rho_4)}{\rho_1 + \rho_2 + \rho_3 + \rho_4} = \pm 1, \quad (1.8)$$

де  $\rho_{1-4}$  – щільності зарядів електронів на відповідних квантових острівцях.

Вочевидь, поляризації  $P=+1$ , коли  $\rho_2 = \rho_4 = 0$ , відповідає стан логічної одиниці, а  $P= -1$  – логічного нуля.

На рис.1.9 побудовані різні конфігурації ліній передачі дискретної інформації на КА та графи їх з'єднувальних функцій. Ці КА поєднуються між собою конденсаторами, які для спрощення теж не наведені на цих схемах.



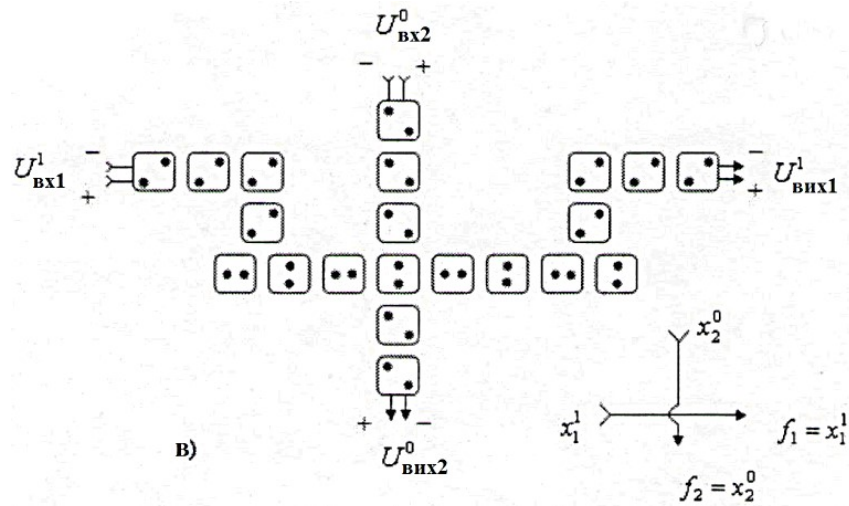


Рис. 1.9 – Монтаж ліній передачі дискретної інформації на квантових автоматах: зі зміною напрямку донизу на  $90^\circ$  (а), з відгалуженням (б) та двошаровий перетин ліній (в)

Передача логічної одиниці у першій лінії (рис. 1.9, а) відбувається від джерела сигналу  $U^1_{вх}$  та за рахунок подальшого кулонівського одностороннього проштовхування електронів у сусідніх комірках. Тому логічна одиниця передається від комірки до комірки без перешкод з мінімальними втратами енергії.

Для створення інвертора на КА використовують чотири послідовно-паралельно розташовані лінії передачі (рис.1.10, а). Таке підключення КА забезпечує інверсію сигналу за рахунок кулонівського відштовхування електронів між кутовими квантовими точками автоматів у вихідних лініях схеми (рис. 1.10, а). Таким чином, по дві квантові точки залишаються незаповненими.

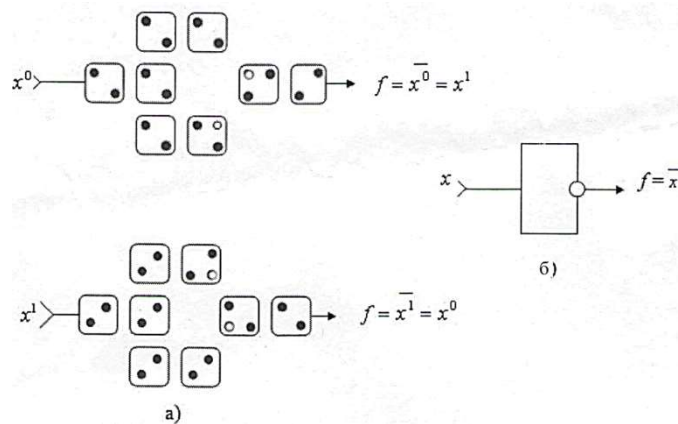


Рис.1.10 – Схема виконання логічної операції заперечення НІ на КА (а) та умовне позначення інвертора (б)

Як і практично в усій наноелектроніці, найбільше застосування КА знаходять у схемах мажоритарного вибору. На рис. 1.11 наведена повна електрична схема мажоритарного елемента (2 з 3) на базі дев'яти КА.

В центральні комірки (рис. 1.11, а) під впливом електростатичної індукції, яку наводять оточуючі верхня, зліва та нижня сусідні комірки, формується діагональне розташування електронів, яке відповідає логічному нулю або одиниці за принципом вибору більшості. У подальшому цей логічний стан передається вправо через останню комірку на вихід схеми. Таким чином, виконується логічна функція мажоритарного вибору (2 з 3):

$$f = \text{maj}(x_2, x_1, x_0) = x_2 x_1 \vee x_2 x_0 \vee x_1 x_0, \quad (1.9)$$

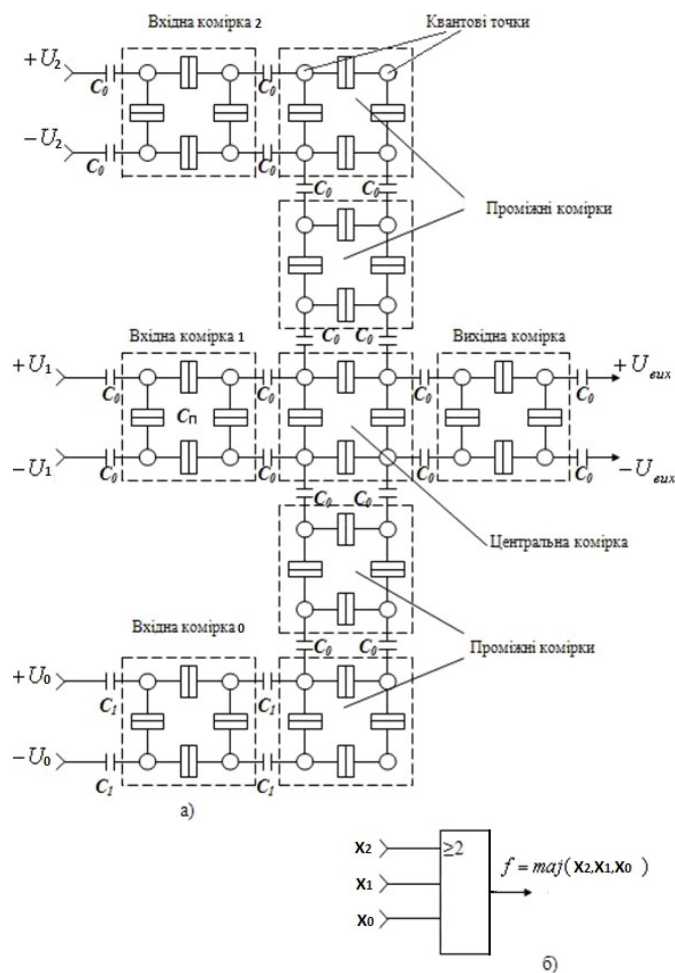


Рис. 1.11 – Електрична схема мажоритарного елемента (2 з 3) на квантових точках (а) та його умовне позначення (б)

Якщо на одному з входів  $x_0$  МЕ (рис.1.11, б) постійно програмувати нуль чи одиницю, то схема в цілому здійснює логічні операції І чи АБО. В табл.1.2



наведені стани входів й виходу МЕ, розподіл надлишкових електронів у комірках спрощених схем МЕ та умовні позначення елементів.

З табл. 1.2 випливає, що реалізація мажоритарного елемента на квантових автоматах є однією з найпростіших.

Для створення універсального МЕ (УМЕ) [2] з прямим та інверсним виходами, електричну схему з рис.1.14 доповнюють схемою інвертора (рис. 1.10, а). Логічна функція інверсного виходу описується рівнянням:

$$\overline{f} = maj(x_2, x_1, x_0) = \overline{x_2} \overline{x_1} \vee \overline{x_2} \overline{x_0} \vee \overline{x_1} \overline{x_0}. \quad (1.10)$$

Останню функцію (1.10) інколи називають міноритарною:

$$f = min(x_2, x_1, x_0) = \overline{x_2} \overline{x_1} \vee \overline{x_2} \overline{x_0} \vee \overline{x_1} \overline{x_0}. \quad (1.11)$$

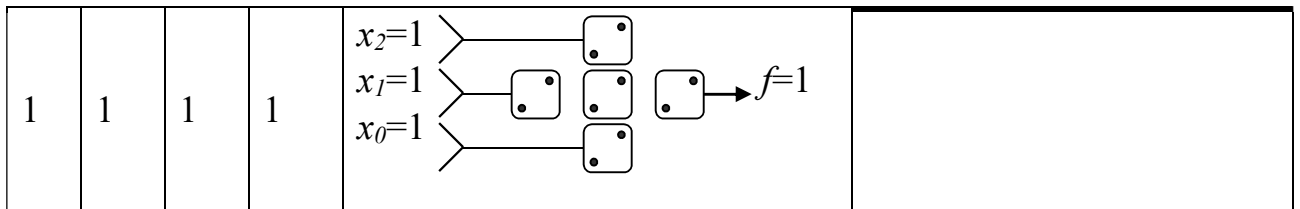
Якщо використовувати вхід  $x_0$  в якості програмуючого ( $x_0=0$  та  $x_0=1$ ), то наносхема УМЕ реалізує функціонально повний набір логічних елементів І, І-НІ та АБО, АБО-НІ:

$$\begin{aligned} f_1 &= maj(x_2, x_1, 0) = x_2 x_1, \\ f_2 &= min(x_2, x_1, 0) = \overline{x_2 x_1}, \\ f_3 &= maj(x_2, x_1, 1) = x_2 \vee x_1, \\ f_4 &= min(x_2, x_1, 1) = \overline{x_2 \vee x_1}. \end{aligned}$$

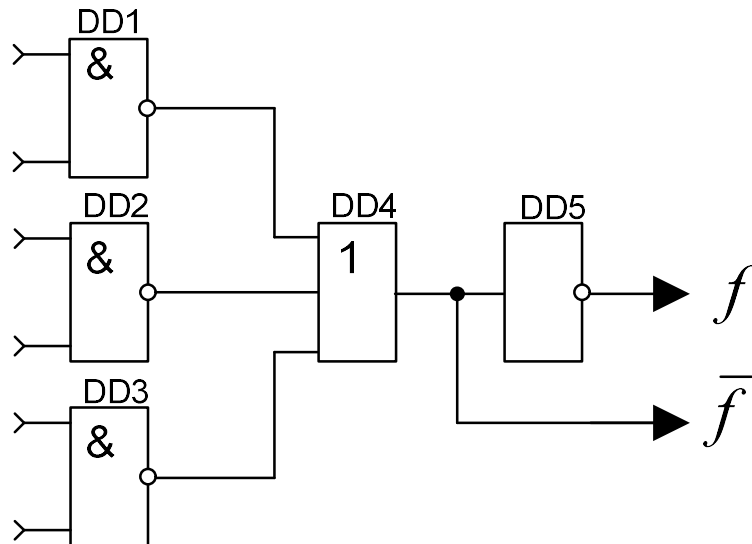
Таблиця 1.2

Програмування логічних схем І та АБО з використанням мажоритарних елементів на квантових автоматах

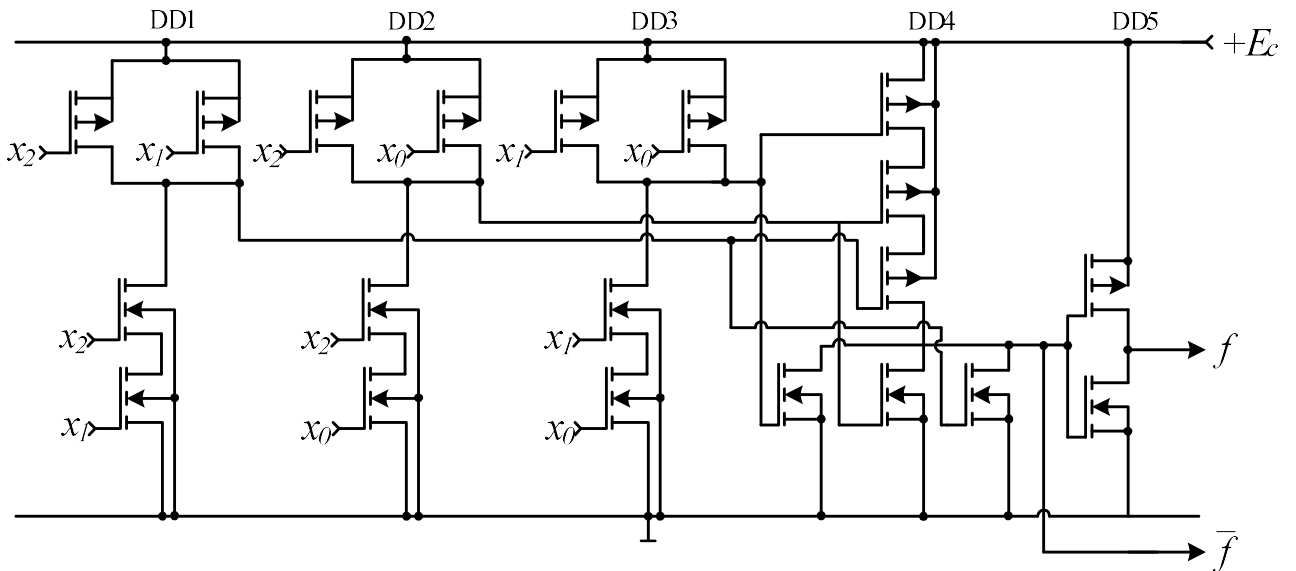
Таблиця дійсності				Розподіл електронів в КА	Умовне позначення схем
$x_2$	$x_1$	$x_0$	$f$		
0	0	0	0	$x_2=0$ $x_1=0$ $x_0=0$	 
0	1	0	0	$x_2=0$ $x_1=1$ $x_0=0$	
1	0	0	0	$x_2=1$ $x_1=0$ $x_0=0$	
1	1	0	1	$x_2=1$ $x_1=1$ $x_0=0$	
0	0	1	0	$x_2=0$ $x_1=0$ $x_0=1$	 
0	1	1	1	$x_2=0$ $x_1=1$ $x_0=1$	
1	0	1	1	$x_2=1$ $x_1=0$ $x_0=1$	



Універсальний мажоритарний елемент може бути схемотехнічно реалізований по КМОН мікро- чи нанотехнології (рис. 1.12).



(a)



(б)

Рис. 1.2 – Схема універсального мажоритарного елемента на логічних елементах (а) та на КМОН – транзисторах (б)

#### 1.4. Базис мажоритарних елементів

В табл. 1.3 приведена мажоритарна функція трьох змінних. Змінні, відмічені зірочкою, можуть приймати протилежні значення в результаті збоїв, при цьому значення функції  $f$  не зміниться. На 0-му і 7-му наборах одиночні збої на будь-якому з входів МЕ не призводять до спотворення вихідного сигналу. Зникнення або поява відзначених одиниць і нулів на наборах 1-6 може без наслідків супроводжуватися появою помилкового сигналу на будь-якому з двох інших входів МЕ.

Таблиця істинності мажоритарної функції

Таблиця 1.3

Номер набору	$x_2$	$x_1$	$x_0$	$f$
0	0*	0	0	0
1	0	0	1*	0
2	0	1*	0	0
3	0*	1	1	1
4	1*	0	0	0
5	1	0*	1	1
6	1	1	0*	1
7	1*	1	1	1

У потенційних, мікроскопічних, логічних елементах, які отримали в даний час переважне поширення, константи "нуль" і "одиниця" представляються певними рівнями постійної напруги, що подається від джерела живлення, тобто для технічної реалізації цих констант додаткового обладнання не потрібно. Тому до складу другої функціонально повної системи елементів мажоритарного базису досить включити мажоритарний елемент з інверсним виходом, для якого введемо позначення МЕІ (рис.1.13). На рис. 1.13, а показано умовне позначення МЕІ [2,5].

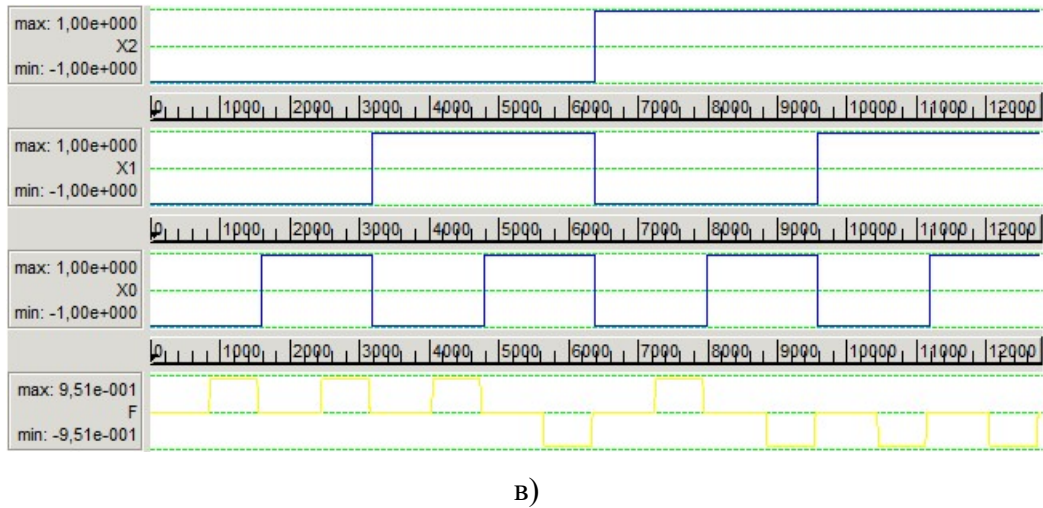
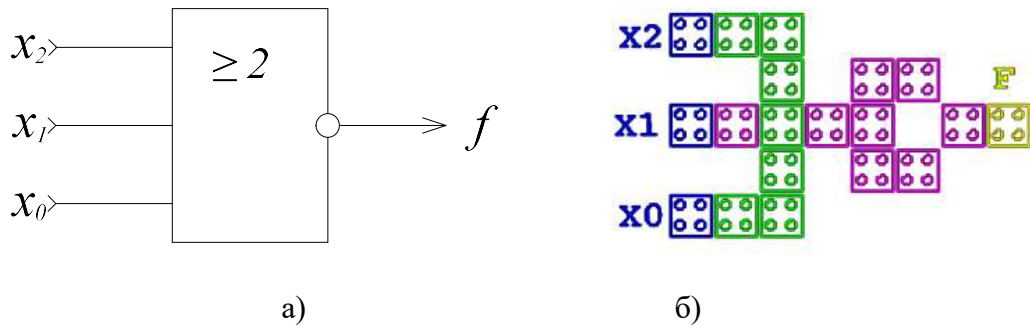


Рис. 1.13 – Умовне позначення мажоритарного елемента з інверсним виходом (а) та його моделювання в середовищі САПР QCAD (б, в)

На МЕІ можна побудувати будь-який логічний елемент з булевого базису. Нижче наводяться приклади побудови деяких логічних елементів з використанням МЕІ. Якщо на один з входів МЕІ подати нульовий або одиничний рівень напруги в мікросхемі чи негативну або позитивну поляризацію в наносхемі, то буде реалізована або операція диз'юнкції:

$$maj(\overline{x_1}, \overline{x_0}, 0) = x_1 \vee x_0,$$

або операція кон'юнкції:

$$maj(\overline{x_1}, \overline{x_0}, 1) = x_1 x_0.$$

При одночасній подачі на три або на два входи МЕІ одного і того ж сигналу  $x_2$ ,  $x_1$  або  $x_0$  реалізується операція заперечення:

$$maj(\overline{x_i}, \overline{x_i}, \overline{x_i}) = \overline{x_i}, \quad maj(\overline{x_i}, \overline{x_i}, 0(1)) = \overline{x_i}.$$

На третій вхід МЕІ в другому випадку подається або нульовий, або одиничний сигнал.

Для побудови елемента "заборона" достатньо на один з входів МЕІ подати зворотний код сигналу, на другий вхід-прямий код сигналу, а на третій - одиничний рівень напруги (позитивну поляризацію):

$$maj(\overline{x_2}, \overline{x_1}, 1) = \overline{x_2}x_1, maj(\overline{x_2}, x_1, 1) = x_2\overline{x_1}.$$

Як генератор "одиниць" в потенційній системі використовується джерело постійної напруги, в динамічній системі-генератор стандартних сигналів.

Для реалізацій елемента Шеффера необхідно на входи МЕІ подати прямі коди сигналів і нульовий рівень напруги (негативну поляризацію):

$$maj(\overline{x_2}, \overline{x_1}, 0) = \overline{x_2x_1}.$$

Для реалізації елемента Пірса досить на входи МЕІ подати прямі коди сигналів і одиничний рівень напруги (позитивну поляризацію):

$$maj(\overline{x_2}, x_1, 1) = \overline{x_2 \vee x_1}.$$

На рис. 1.14 наведені умовні позначення логічних елементів, реалізованих на МЕІ.

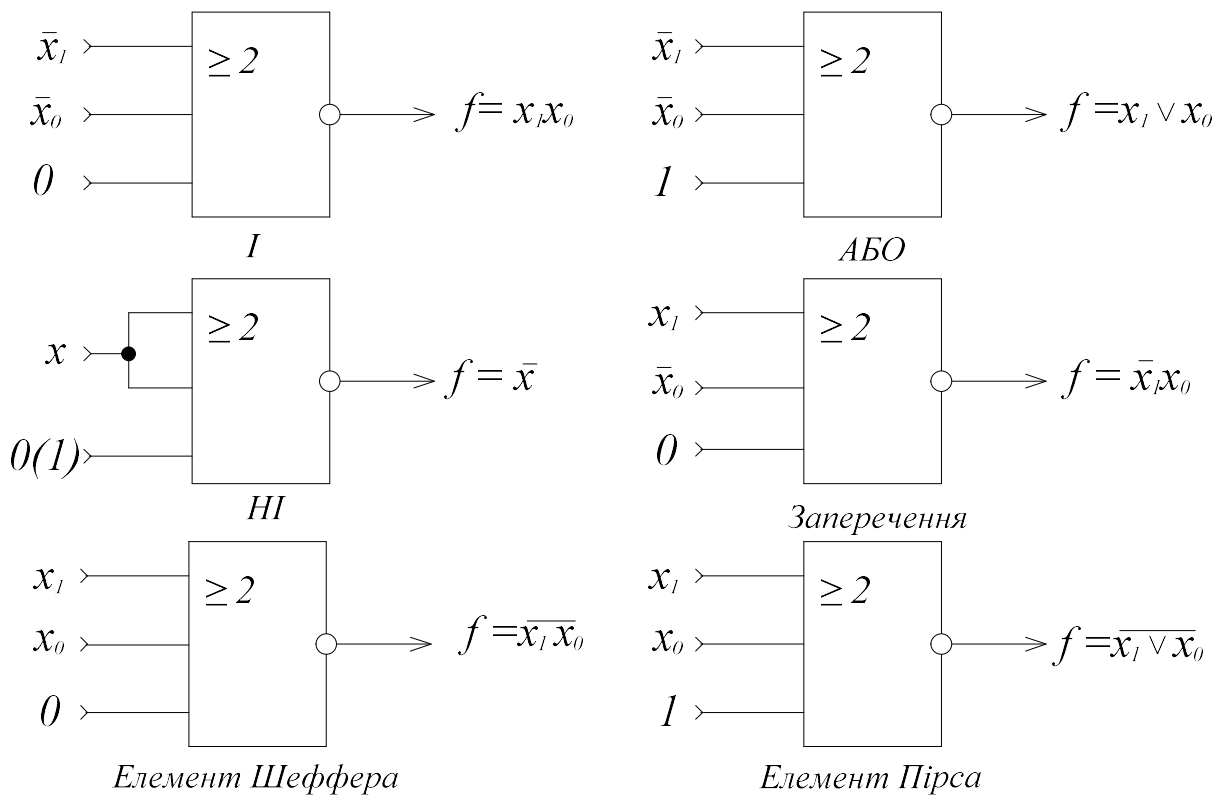


Рис. 1.14 – Умовні позначення логічних елементів, реалізованих на МЕІ

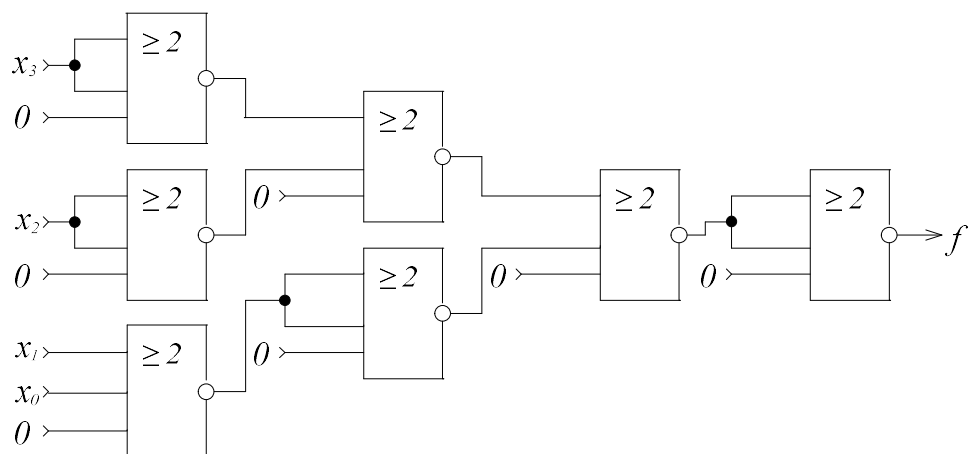
Припустимо, що необхідно за допомогою елементів Шеффера побудувати схему, що реалізує функцію:

$$f = (x_3 \vee x_2)x_1x_0.$$

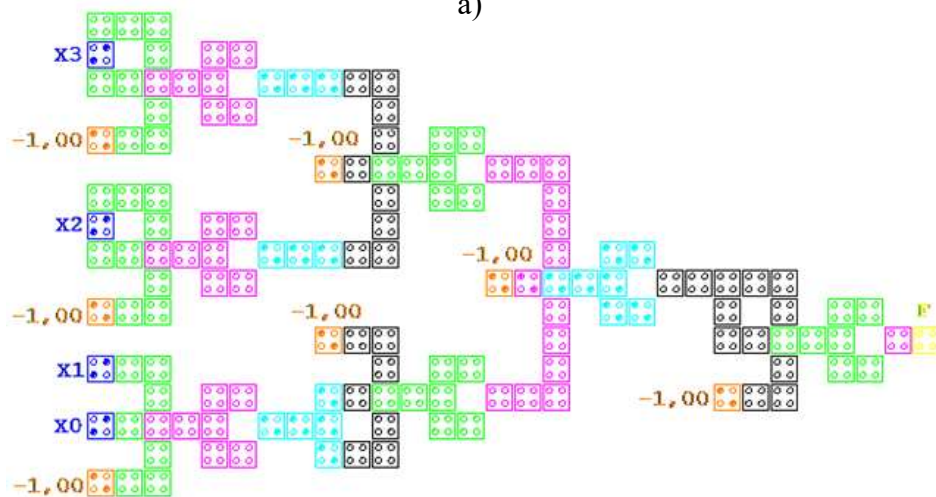
Перетворимо задану функцію до виду, зручного для реалізації на елементах Шеффера:

$$f(x_3, x_2, x_1, x_0) = \overline{\overline{\overline{\overline{(x_3 \vee x_2)}x_1x_0}}} = \overline{\overline{\overline{\overline{x_3 \vee x_2 \vee x_1x_0}}} = \overline{\overline{\overline{\overline{x_3} \overline{x_2} \overline{x_1x_0}}}}.$$

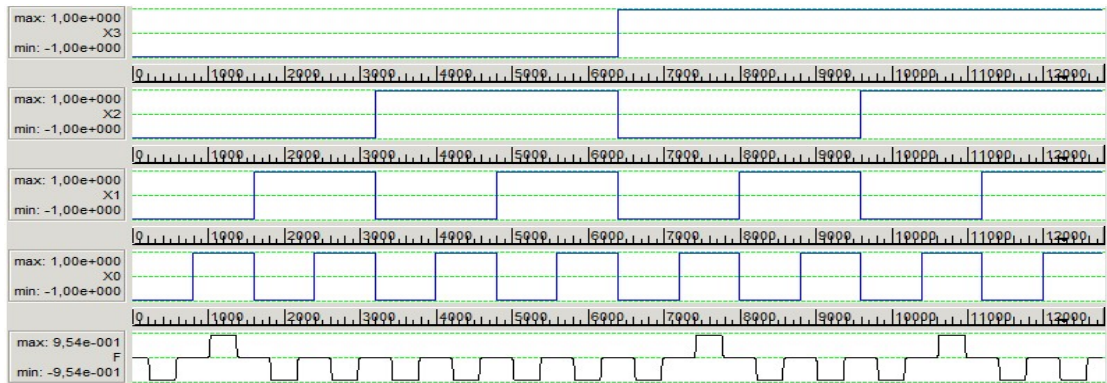
Структурна схема пристрою, побудованого на підставі цієї формули, показана на рис. 1.15,а.



а)



б)



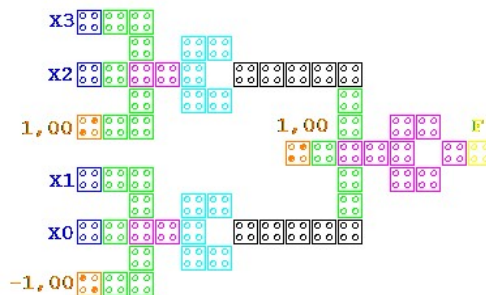
в)

Рис. 1.15 – Модель (а) та результат моделювання пристрою на нанoeлементax Шеффера (б) в середовищі QCADesigner та часові діаграми (в)

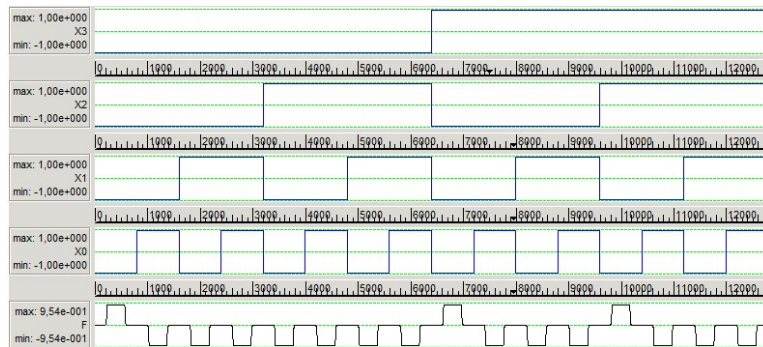
Та ж схема набагато спрощується, якщо її побудувати на елементах Пірса і Шеффера:

$$f = \overline{\overline{(x_3 \vee x_2)} x_1 x_0} = \overline{\overline{x_3 \vee x_2} \vee \overline{x_1} x_0}.$$

Результати моделювання спрощеної схеми в середовищі САПР QCAD наведені на рис. 1.16.



а)



б)

Рис. 1.16 – Структурна схема спрощеного логічного пристрою, побудованого на елементах Пірса і Шеффера в середовищі QCADesigner (а) та його часові діаграми (б)



Таким чином, при співпадаючих результатах моделювання часових діаграм (рис. 1.15,в та 1.16,б) логічні пристрої зображенні на рис. 1.15,а та 1.16,б мають суттєво різні розміри  $598 \times 338 \text{ нм}^2$  та  $318 \times 218 \text{ нм}^2$  і відповідно кількості КА 139 та 59.

Для більшої гнучкості і зручності синтезу вузлів ПК доцільно використовувати мажоритарний елемент з інвертором на виході, тобто МЕ з інверсним і прямим виходами (рис.1.17). Назвемо такий елемент універсальним мажоритарним елементом (УМЕ). Варіанти принципів мікросхем УМЕ наведено на рис. 1.1, 1.2, та 1.12, а наносхеми – на рис. 1.11.

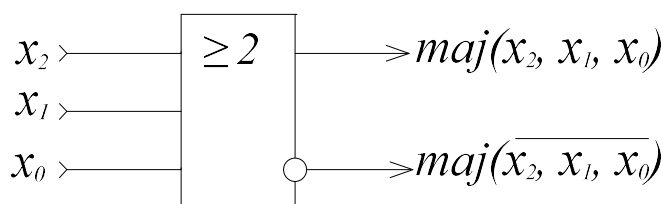


Рис. 1.17 – Умовне графічне позначення універсального мажоритарного елемента  
Елементи І та АБО будуються в цьому випадку наступним чином:

$$\text{maj}(x_1, x_0, 0) = x_1 x_0, \text{maj}(x_1, x_0, 1) = x_1 \vee x_0.$$

Умовні графічні позначення цих елементів показані на рис. 1.18. На інверсних виходах УМЕ в даному випадку формуються функції Шеффера (а) і Пірса (б) відповідно.

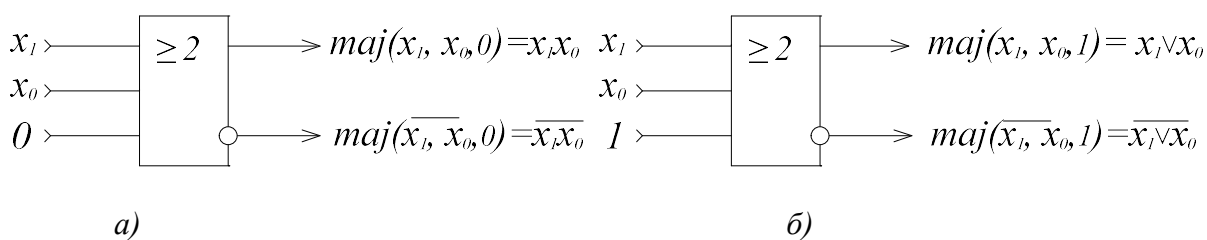


Рис. 1.18 – Позначення логічних елементів І, І-НІ (а) та АБО, АБО-НІ (б), побудованих на УМЕ

При синтезі складних логічних схем вигідно використовувати УМЕ на п'ять і більшу кількість непарних входів, так як ці УМЕ мають більш широкі функціональні можливості.

## 1.5. Синтез наносхем з мажоритарною логікою

Існує клас мажоритарних наносхем, який повністю реалізується на УМЕ без використання постійних рівнів напруги, тобто в мажоритарному базисі. Кількість мажоритарних наносхем цього класу невелике і точно дорівнює  $M_\Sigma = \sqrt{N_\Sigma}$ , де  $N_\Sigma = 2^{2^n}$  - загальна кількість булевих функцій  $n$  аргументів.

Наносхеми, реалізовані на УМЕ, в ряді випадків можуть бути простіші аналогічних мікросхем, побудованих на базі логічних елементів І, АБО, НІ або на базі будь-якої іншої повної системи. Так, наприклад, функція:

$$y = x_3(\bar{x}_2 \vee \bar{x}_1 \vee \bar{x}_0) \vee \bar{x}_2 \bar{x}_1 \bar{x}_0, \quad (1.12)$$

реалізується на одному п'ятиходовому УМЕ:

$$maj(x_3, x_3, \bar{x}_2, \bar{x}_1, \bar{x}_0) = x_3(\bar{x}_2 \vee \bar{x}_1 \vee \bar{x}_0) \vee \bar{x}_2 \bar{x}_1 \bar{x}_0.$$

Для реалізації функції (1.12) та елементах булевого базису будуть потрібні два елементи І та два елементи АБО, а також 2 інвертори.

Для еквівалентних перетворень мажоритарних функцій існує система рівносильностей, що випливають з властивостей мажоритарних функцій:

- 1)  $maj(x_1, x_0, x_1) = x_1;$
- 2)  $maj(x_1, x_0, \bar{x}_1) = x_0;$
- 3)  $maj(x_2, x_1, x_0) = maj(x_1, x_2, x_0) = maj(x_2, x_1, x_0) =$   
 $maj(x_0, x_1, x_2) = maj(x_1, x_0, x_2) = maj(x_0, x_2, x_1)$
- 4)  $maj(\overline{x_2, x_1, x_0}) = maj(\bar{x}_2, \bar{x}_1, \bar{x}_0);$
- 5)  $maj(x_1, x_0, 1) = x_1 \vee x_0;$
- 6)  $maj(x_1, x_0, 0) = x_1 x_0;$
- 7)  $maj(x_2, x_1, x_0, 1, 1) = x_2 \vee x_1 \vee x_0;$   
 $maj(x_2, x_1, x_0, 0, 0) = x_2 x_1 x_0;$
- 8)  $maj(maj(\overline{x_2, x_0}, 0), maj(x_2, x_0, 1), 0), \bar{x}_1, 0) =$   
 $maj(maj(\bar{x}_2, x_0, 0), maj(x_2, x_1, x_0), 0)$
- 9)  $maj(maj(x_2, x_1, 0), maj(\bar{x}_2, \bar{x}_1, 0), x_2 x_0) = maj(maj(x_2, x_1, 0), x_0, 0);$
- 10)  $maj(maj(x_3, x_2, 0), maj(\bar{x}_3, \bar{x}_2, 0), x_3 x_1 x_0) =$   
 $maj(maj(x_3, x_2, 0), maj(x_1, x_0, 0), 0)$

- 11)  $maj(maj(x_3, x_2, x_1 x_0), maj(\bar{x}_3, \bar{x}_2, x_1 x_0), x_3 x_0) =$   
 $maj(maj(x_3, x_2, x_1), x_0, 0)$
- 12)  $maj(maj(x_3, x_2, x_1), x_3, x_0) = maj(maj(\bar{x}_0, x_2, x_1), x_3, x_0);$
- 13)  $maj(x_0, maj(x_3, x_2, x_1), x_1) = maj(x_2, maj(x_0, x_3, x_1), x_1);$
- 14)  $maj(\bar{x}_0, maj(x_0, x_3, x_2), x_1) = maj(x_2, maj(\bar{x}_0, x_3, x_1), x_1);$
- 15)  $maj(\bar{x}_0, maj(x_0, x_3, x_2), x_1) = maj(\bar{x}_0, maj(x_3, x_2, x_1), x_1);$
- 16)  $maj(maj(x_0, x_3, x_1), maj(x_0, x_2, x_1), \bar{x}_1) =$   
 $maj(x_0, maj(x_3, x_2, \bar{x}_1), x_1)$
- 17)  $maj(maj(x_0, x_3, x_2), maj(\bar{x}_0, x_3, x_1), x_0) = maj(x_0, x_3, x_2);$
- 18)  $maj(x_3, x_2, maj(\bar{x}_3, \bar{x}_2, x_1)) = maj(x_3, x_2, x_1);$
- 19)  $maj(maj(\bar{x}_0, x_3, x_3), x_2, maj(x_3, x_0, x_1)) =$   
 $maj(maj(x_0, x_3, x_2), x_1, maj(\bar{x}_0, x_3, x_2))$
- 20)  $maj(maj(x_1, x_4, x_3), maj(x_1, x_4, x_2), x_0) =$   
 $maj(x_1, x_4, maj(x_3, x_2, x_0))$
- 21)  $maj(maj(x_2, x_1, \bar{x}_0), maj(\bar{x}_2, \bar{x}_1, \bar{x}_0), \bar{x}_0) =$   
 $maj(x_2, maj(\bar{x}_2, x_1, x_0), maj(\bar{x}_2, \bar{x}_1, \bar{x}_0))$
- 22)  $maj(x_4, x_3, maj(x_2, x_1, x_0)) =$   
 $maj(maj(x_4, x_3, x_2), maj(x_4, x_3, x_1), x_0)$

Між змінними  $x_4, x_3, x_2, x_1$  і  $x_0$  можуть мати місце тільки співвідношення  $x_4 = x_3$  або  $x_4 = \bar{x}_3, x_3 = x_2$  або  $x_3 = \bar{x}_2, x_2 = x_1$  або  $x_2 = \bar{x}_1$  і т.д. Тому доказ справедливості наведених рівносильностей виконується перевіркою рівностей 1) - 22) шляхом підстановки зазначених співвідношень.

## ВИСНОВОК ДО РОЗДІЛУ 1

1. Проаналізовані характеристики параметри мікро- та наносхем з мажоритарною логікою. Показано, що основу мікроелектронних МЕ становить пороговий елемент, наприклад, діод чи транзистор (рис.1.5).

2. Мажоритарні ТТЛ мікросхеми (рис.1.5) мають суттєво підвищені характеристики навантаження (до 8), запасу завадостійкості (до 18) і здатні працювати при малих перепадах вхідних та вихідних напруг порядку 0.7В.

Розроблена та практично створена мікросхема тривходового МЕ з програмованими характеристиками (рис.1.6). Ця схема реалізує 18 логічних функцій шести аргументів (табл.1.1).

3. Найбільш перспективними є наносхеми МЕ (рис.1.11) на основі квантових коміркових автоматів (рис.1.10), які практично не споживають енергію живлення. Тому їх доцільно використовувати в модулях для захисту інформації від енергетичних атак.

4. Мажоритарні функції мінімальної форми (1.9) та (1.11) найбільш поширені в сучасній наноелектроніці на базі поляризаційних універсальних МЕ (рис. 1.13, 1.15 та 1.17).

5. Реалізован алгоритм еквівалентних перетворень мажоритарних функцій до булевого базису (рівносильності 1) ...22)).

## **РОЗДІЛ 2. КОНФІГУРУВАННЯ НАНОСХЕМ З МАЖОРИТАРНОЮ ЛОГІКОЮ**

Розробка питань теорії і практики використання мажоритарного принципу є в теперішній час актуальною проблемою, оскільки при наноелектронному виконанні обчислювальних систем з програмованими структурами відбувається значне зниження їх вартості і значно спрощується етап автоматизованого системотехнічного проектування. Одна програмована наносхеми замінює від 100 до  $10^4$  інтегральних схем середнього ступеню інтеграції [3].

Найбільш перспективним напрямком розвитку наноелектроніки є створення багатоелементних функціональних субсистем, коли в одному модулі об'єднується велика кількість логічних елементів в єдиний функціональний вузол, призначений для реалізації складних логічних функцій. Такі субсистеми повинні відповідати наступним основним вимогам:

- мати мінімальне число зовнішніх зв'язків;
- володіти апаратною сумісністю;
- використовувати по можливості однотипні комірки;
- володіти властивістю нарощування, тобто мати гнучку структуру.

### **2.1. Синтез конфігурованих мажоритарних наносхем**

Для реалізації систем з програмованою структурою (адаптивних систем), крім того, необхідно мати можливість програмно змінювати технічні параметри субсистем в процесі чи перед початком роботи. З точки зору здешевлення виробництва наноелектронних субсистем і підвищення надійності їх роботи доцільно виконувати їх на одному типі комірок з однаковою конфігурацією з'єднань між комірками.

В якості такої комірки для побудови мажоритарних адаптивних систем в бакалаврській роботі пропонується використовувати наносхему з програмованими структурами (НСПС), яка складається з трьох універсальних мажоритарних елементів (УМЕ), відповідним чином з'єднаних між собою

(рис.3.1). На входи НСПС подаються інформаційні ( $x_3, x_2, x_1, x_0$ ) і програмуючі ( $r_2, r_1, r_0$ ) сигнали.

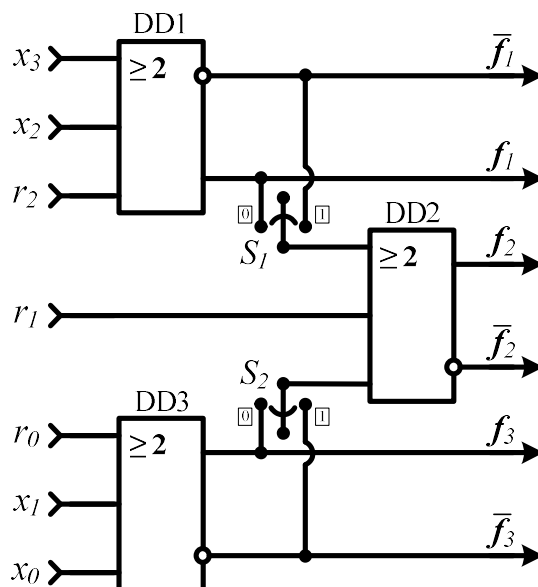


Рис. 2.1 – Структурна схема універсальної НСПС

За допомогою НСПС такого типу можна реалізувати всі функції двох ( $2^{2^2} = 16$ ), трьох ( $2^{2^3} = 256$ ) і чотирьох ( $2^{2^4} = 65536$ ) аргументів, в тому числі функції суми, різниці, переносу і займу, функції одного, двох і трьох елементів пам'яті, а також деякі функції п'яти і шести аргументів. Особливістю НСПС являється те, що можна змінити по програмі її логічні можливості і зв'язки, що дозволяє використовувати її для побудови мажоритарних адаптивних систем. В табл. 2.1 наведені найбільш важливі функції в мажоритарному базисі, які реалізуються на базі НСПС.

НСПС являється функціонально повним пристроєм, так як до її складу входять функціонально повні УМЕ. Синтез мажоритарних систем на базі НСПС проводиться в наступному порядку:

1. Задані чи отримані булеві функції представляються в мажоритарному базисі.
2. Мінімізується отримана мажоритарна функція.
3. В табл. 2.1 відшукується рядок, еквівалентний мінімальній формі мажоритарної функції.

4. Пропонується структурна схема заданої підсистеми з врахуванням можливостей НСПС і необхідної кількості входів.

Таблиця 2.2

Найбільш важливі мажоритарні функції, які реалізуються на НСПС

№	$r_2$	$r_1$	$r_0$	$f_1$	$f_2$	$f_3$	Число вих. функцій
1	0	0	0	$maj(x_3, x_2, 0)$	$maj(x_3 x_2, x_1 x_0, 0)$	$maj(x_1, x_0, 0)$	24
2	0	0	1	$maj(x_3, x_2, 0)$	$maj(x_3 x_2, x_1 \vee x_0, 0)$	$maj(x_1, x_0, 1)$	24
3	0	1	0	$maj(x_3, x_2, 0)$	$maj(x_3 x_2, x_1 x_0, 1)$	$maj(x_1, x_0, 0)$	24
4	0	1	1	$maj(x_3, x_2, 0)$	$maj(x_3 x_2, x_1 \vee x_0, 1)$	$maj(x_1, x_0, 1)$	24
5	1	0	0	$maj(x_3, x_2, 1)$	$maj(x_3 \vee x_2, x_1 x_0, 0)$	$maj(x_1, x_0, 0)$	24
6	1	0	1	$maj(x_3, x_2, 1)$	$maj(x_3 \vee x_2, x_1 \vee x_0, 0)$	$maj(x_1, x_0, 1)$	24
7	1	1	0	$maj(x_3, x_2, 1)$	$maj(x_3 \vee x_2, x_1 x_0, 1)$	$maj(x_1, x_0, 0)$	24
8	1	1	1	$maj(x_3, x_2, 1)$	$maj(x_3 \vee x_2, x_1 \vee x_0, 1)$	$maj(x_1, x_0, 1)$	24
9	0	0	$x_4$	$maj(x_3, x_2, 0)$	$maj(x_3 x_2, maj(x_1, x_0, x_4), 0)$	$maj(x_1, x_0, x_4)$	44
10	0	$x_4$	0	$maj(x_3, x_2, 0)$	$maj(x_3 x_2, x_1 x_0, x_4)$	$maj(x_1, x_0, 0)$	40
11	0	$x_4$	$x_5$	$maj(x_3, x_2, 0)$	$maj(x_3 x_2, maj(x_1, x_0, x_5), x_4)$	$maj(x_1, x_0, x_5)$	76
12	$x_4$	0	0	$maj(x_3, x_2, x_4)$	$maj(maj(x_3, x_2, x_4), x_1 x_0, 0)$	$maj(x_1, x_0, 0)$	44
13	$x_4$	0	$x_5$	$maj(x_3, x_2, x_4)$	$maj(maj(x_3, x_2, x_4), maj(x_1, x_0, x_5), 0)$	$maj(x_1, x_0, x_5)$	48
14	$x_4$	$x_5$	0	$maj(x_3, x_2, x_4)$	$maj(maj(x_3, x_2, x_4), x_1 x_0, x_5)$	$maj(x_1, x_0, 0)$	76
15	$x_4$	$x_5$	$x_6$	$maj(x_3, x_2, x_4)$	$maj(maj(x_3, x_2, x_4), maj(x_1, x_0, x_6), x_5)$	$maj(x_1, x_0, x_6)$	80
16	1	$f_2$	0	$maj(x_3, x_2, 1)$	$maj(x_3 \vee x_2, x_1 x_0, f_2)$	$maj(x_1, x_0, 0)$	Тригер з управл.

							входам и
17	$f_1$	0	$f_3$	$maj(x_3, x_2, f_1)$	$maj(maj(x_3, x_2, f_1), maj(x_1, x_0, f_3), 0)$	$maj(x_1, x_0, f_3)$	Два тригер и
18	$f_1$	$f_2$	$f_3$	$maj(x_3, x_2, f_1)$	$maj(maj(x_3, x_2, f_1), maj(x_1, x_0, f_3), f_2)$	$maj(x_1, x_0, f_3)$	Три тригер и
19	$f_2$	$f_2$	$\bar{f}_2$	$maj(x_3, x_2, f_2)$	$maj(maj(x_3, x_2, f_2), maj(x_1, x_0, \bar{f}_2), f_2)$	$maj(x_1, x_0, \bar{f}_2)$	Накоп. сумато р

Синтезуємо, наприклад, на базі НСПС за допомогою САПР QCADesigner [3,5] логічну функцію:

$$f_2 = maj(x_3 \vee x_2, x_1 \vee x_0, 0), \quad (2.1)$$

якій відповідає мажоритарний еквівалент у шостому рядку табл. 3.2.

На двох додаткових виходах НСПС формуються функції логічного додавання попарно двох з чотирьох аргументів:

$$f_1 = x_3 \vee x_2 = maj(x_3, x_2, 1), \quad (2.2)$$

$$f_3 = x_1 \vee x_0 = maj(x_1, x_0, 1), \quad (2.3)$$

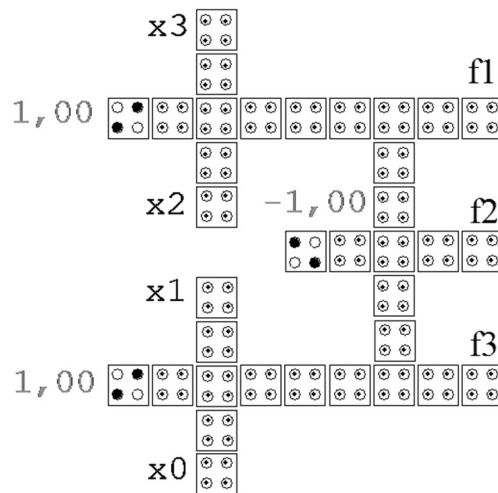
далі вони з додаткових виходів подаються на входи третього мажоритарного елемента DD2 (рис. 3.1), де реалізується функція логічного перемноження функцій (2.2) і (2.3).

На рис. 2.2,а наведена НСПС, яка побудована на робочому полі САПР QCADesigner. Вона складається з 37 квантових комірок розміром  $(18 \times 18)$  нм<sup>2</sup> з 4 квантовими точками діаметром 5 нм і відстанню між центрами 20 нм. Загальний розмір НСПС  $(198 \times 218)$  нм<sup>2</sup>. Вона має чотири інформаційні входи  $x_3, x_2, x_1$  та  $x_0$ , три програмуючих входи з поляризаціями  $+P=1$  та  $-P=-1$  і три пари комплементарних виходів  $f_1, f_2$  і  $f_3$ .

**Результати комп'ютерного проектування.** Для програмування функцій (3.1), (3.2) та (3.3) слід в структурній схемі НСПС (рис. 3.1) ключі  $S_1$  та  $S_2$



перекомутувати в стан 0, а на програмуючих входах встановити поляризації  $+P=1$  для входів  $r_2=r_0=1$ , та  $-P=-1$  для входу  $r_1=0$ .



a)



б)

Рис. 2.2 – Комп'ютерне проектування НСПС комбінаційного типу на квантових автоматах

*Розроблено автором [1]*

Результати комп'ютерного проектування часових характеристик НСПС показані на рис. 2.2,б. Позитивним імпульсом відповідають позитивні поляризації  $+P=1$ , а негативним – від'ємні поляризації  $-P=-1$ . Відповідна таблиця істинності НСПС для даної функції (2.1) наведена в табл. 2.2.

За допомогою змін поляризації на входах  $r_2, r_1, r_0$  та перекомутації ключів  $S_1$  та  $S_2$  семивходову НСПС (рис.3.1) можна запрограмувати для отримання ( $2^{2^4} = 65536$ ) логічних функцій дво- та чотиривходових комбінаційних схем

Таблиця 2.2

Таблиця істинності функцій  $maj(x_3, x_2, 1)$ ,  $maj(x_3 \vee x_2, x_1 \vee x_0, 0)$  та  $maj(x_1, x_0, 1)$

$x_3$	$x_2$	$x_1$	$x_0$	$f_1$	$f_2$	$f_3$
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	0	0	1
0	0	1	1	0	0	1
0	1	0	0	1	0	0
0	1	0	1	1	1	1
0	1	1	0	1	1	1
0	1	1	1	1	1	1
1	0	0	0	1	0	0
1	0	0	1	1	1	1
1	0	1	0	1	1	1
1	0	1	1	1	1	1
1	1	0	0	1	0	0
1	1	0	1	1	1	1
1	1	1	0	1	1	1
1	1	1	1	1	1	1

Виключна диз'юнкція (також операція **XOR**, додавання за модулем два) — [логічна](#) та [бітова](#) операція, що приймає значення «істина» [тоді і лише тоді](#) коли значення «істина» має тільки один з її аргументів. Виключна диз'юнкція є [запереченням логічної еквівалентності](#). У випадку двох змінних результат виконання операції є істинним тоді і тільки тоді, коли лише один з аргументів є істинним. Для функції трьох і більше змінних результат виконання

операції буде істинним тільки тоді, коли аргументів рівних 1 на заданому наборі буде непарна кількість.

Реалізувати логічний елемент Виключне АБО для двох аргументів можна, використавши функцію:

$$f = x_0 \oplus x_1 = \bar{x}_0 x_1 + x_0 \bar{x}_1, \quad (2.4)$$

якій відповідає мажоритарний еквівалент у шостому рядку табл. 3.1

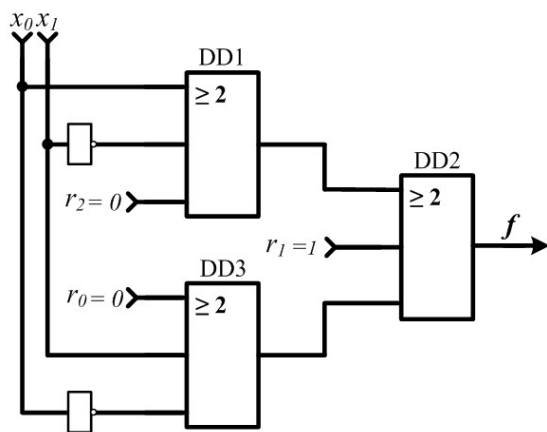
$$f = maj(maj(x_0, \bar{x}_1, 0), maj(\bar{x}_0, x_1, 0), 1). \quad (2.5)$$

Таблиця істинності для функції (3.5) наведена в таблиці 3.3.

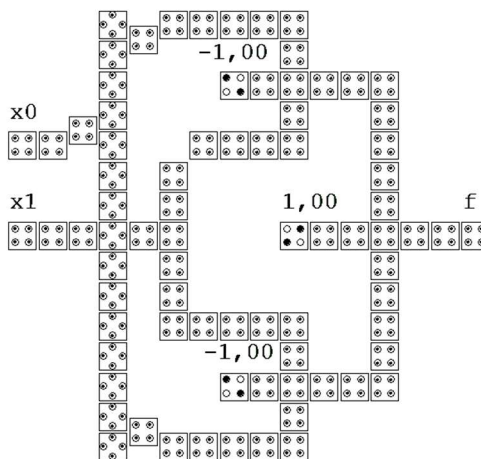
Таблиця 2.3

$x_1$	$x_0$	$f$
0	0	0
0	1	1
1	0	1
1	1	0

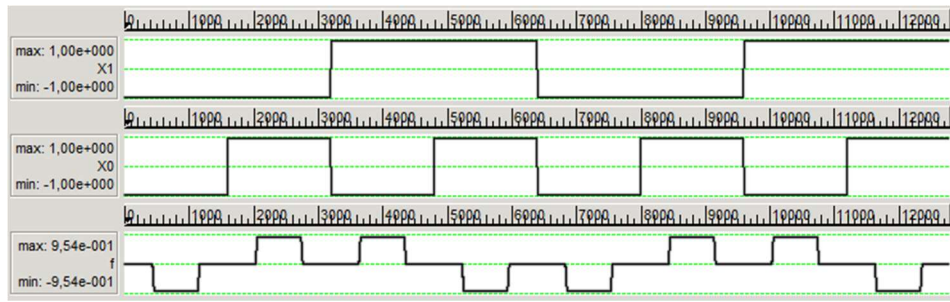
Для програмування функцій (3.5) слід в структурній схемі НСПС (рис. 2.1) ключі  $S_1$  та  $S_2$  перекомутувати в стан 0, а на програмуючих входах встановити поляризації  $+P=1$  для входу  $r_1=1$ , та  $-P=-1$  для входів  $r_2=r_3=0$ .



а)



б)



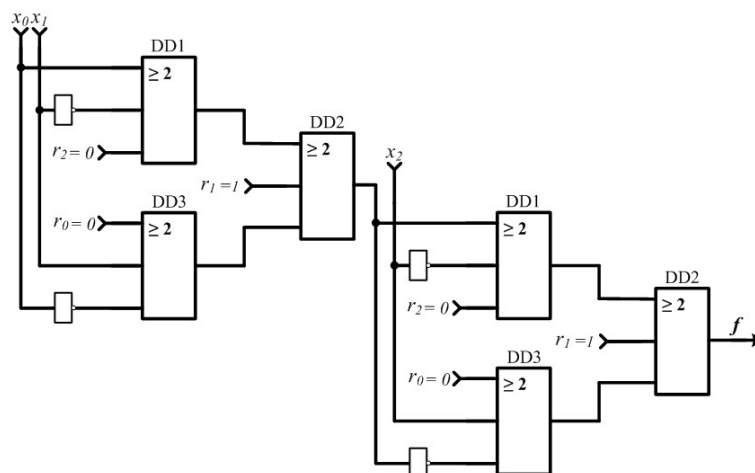
в)

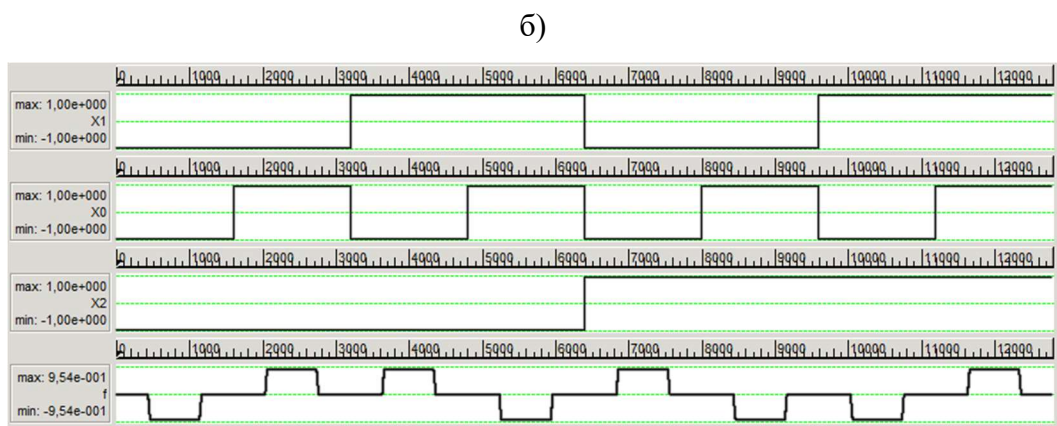
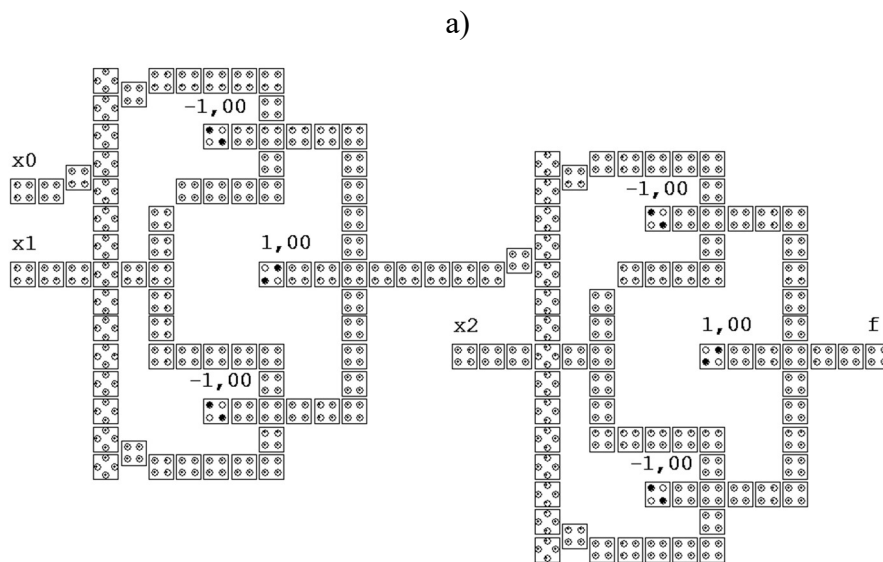
Рис. 2.3 – Комп’ютерне проектування логічного елемента Виключне АБО на базі НСПС, для двох аргументів: а) структурна схема, б) схема побудована на робочому полі САПР QCADesigner, в) результати комп’ютерного проектування часових характеристик

На рис. 2.3,а наведена структурна схема реалізації логічного елемента Виключного АБО на базі однієї НСПС. На рис. 2.3,б побудована комбінаційна схема двовходового логічного елемента Виключне АБО, яка створена на робочому полі САПР QCADesigner. Вона складається з 79 квантових комірок розміром  $(18 \times 18)$  нм<sup>2</sup> та має загальний розмір  $(318 \times 298)$  нм<sup>2</sup>. Результати комп’ютерного проектування часових характеристик логічного елемента Виключне АБО показані на рис. 2.3,в.

**Реалізувати логічний елемент Виключне АБО для трьох аргументів** можна, використавши два подібних двовходових логічних елемента Виключне АБО, функція для виконання такої операції наведена нижче:

$$f = maj \left[ maj(x_0 \bar{x}_1, \bar{x}_0 x_1, 1) \cdot \bar{x}_2, \overline{maj(x_0 \bar{x}_1, \bar{x}_0 x_1, 1)} \cdot x_2, 1 \right]. \quad (2.6)$$





в)

Рис. 2.4 – Комп'ютерне проектування логічного елемента Виключне АБО на базі НСПС:  
 а) структурна схема, б) схема побудована на робочому полі САПР QCADesigner, в)  
 результати комп'ютерного проектування часових характеристик

На рис. 2.4,а наведена структурна схема реалізації логічного елемента Виключне АБО для трьох аргументів, на базі двох НСПС. На рис. 2.12,б показана комбінаційна схема логічного елемента Виключне АБО для трьох аргументів, яка побудована на робочому полі САПР QCADesigner. Вона складається з 158 квантових комірок розміром  $(18 \times 18) \text{ нм}^2$  та має загальний розмір  $(638 \times 378) \text{ нм}^2$ .

Результати комп'ютерного проектування часових характеристик логічного елемента Виключне АБО для трьох аргументів показані на рис. 2.4,в. Відповідна таблиця істинності для даної функції (2.17) наведена в табл. 2.4.

Таблиця 2.4

Таблиця істинності логічного елемента Виключне АБО для трьох аргументів

$x_2$	$x_1$	$x_0$	$f$
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Надалі синтезуємо, наприклад, послідовностну схему 16-го варіанту з табл. 3.1.

$$f_2 = maj(x_3 \vee x_2, x_1 x_0, f_2). \quad (2.7)$$

Маємо два мажоритарних елемента з роздільними входами  $x_3, x_2$  і  $x_1, x_0$ . Прямі виходи  $f_1$  і  $f_3$  цих мажоритарних елементів є входами RS-тригера, із зворотним зв'язком  $f_2$ .

На рис. 3.5,а побудована ця послідовностна наносхема у форматі системи QCADesigner, а результати моделювання її часових характеристик наведені на рис. 3.5,б. Вона має розмір  $(350 \times 240)$  нм<sup>2</sup> і складається з 48 квантових автоматів.

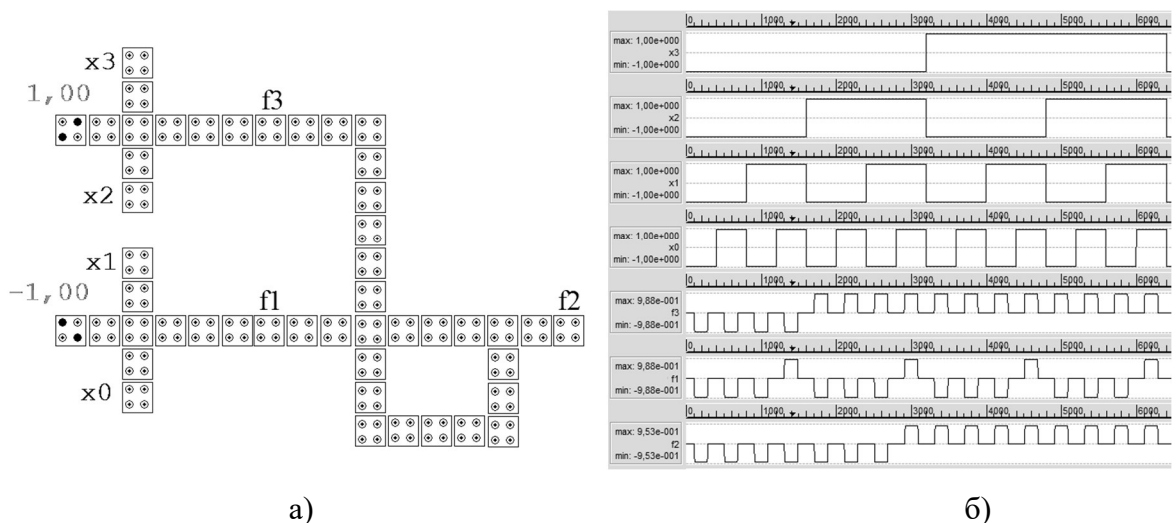


Рис. 2.5 – Комп'ютерне проектування послідовностної НСПС на КА

Перевірочна таблиця станів однотригерної НСПС подана в табл. 2.5

Таблиця 2.5

Таблиця істинності функції  $maj(x_3 \vee x_2, x_1 x_0, f_2)$

$x_3$	$x_2$	$x_1$	$x_0$	$f_1$	$f_2$	$f_3$
0	0	0	0	0	0	0
0	0	0	1	0	0	0
0	0	1	0	0	0	0
0	0	1	1	0	0	1
0	1	0	0	1	0	0
0	1	0	1	1	0	0
0	1	1	0	1	0	0
0	1	1	1	1	1	1
1	0	0	0	1	1	0
1	0	0	1	1	1	0
1	0	1	0	1	1	0
1	0	1	1	1	1	1
1	1	0	0	1	1	0
1	1	0	1	1	1	0
1	1	1	0	1	1	0
1	1	1	1	1	1	1

## 2.2. Комп'ютерне проектування конфігурованих наносхем

Розглянемо приклади побудови на НСПС типових мажоритарних систем (МС) як з пам'яттю, так і без пам'яті. Задамося кількістю виводів субсистеми, рівною 64 [2,4].

Так як одина НСПС реалізує чотиривходову схему логічного множення І (1-й рядок у табл. 3.2), то доцільно дешифратор будувати двоступінчастим відповідно до виразу:

$$f_i = (x_1 x_2 x_3 x_4) (x_5 x_6 x_7 x_8), \quad (2.8)$$

де  $x_1, x_2, x_3, x_4, x_5, x_6, x_7, x_8$  – вхідні сигнали дешифратора.

Представимо вираз (3.8) у мажоритарному базисі:

$$f_i = maj[maj(x_1 x_2, x_3 x_4, 0), maj(x_5 x_6, x_7 x_8, 0), 0]. \quad (2.9)$$

Програмовану МС можна в цьому випадку побудувати трьома способами :

1. Розмістити в одній системі два дешифратора з чотирма входами і шістнадцятьма виходами кожен (буде потрібно 51 вивод);
2. Розмістити в одній системі один дешифратор з чотирма входами і шістнадцятьма виходами або вісім дешифраторів з двома входами і чотирма виходами кожен (буде потрібно 59 виводів);
3. Побудувати дві системи згідно з пунктами 1 і 2.

При використанні першого способу для реалізації дешифратора на 256 виходів потрібно дев'ять МС, при другому - десять МС і при третьому - дев'ять МС (одна першого виду і вісім другого виду). З точки зору уніфікації та зменшення щільності упаковки компонентів більш привабливим є другий вид МС. На рис. 3.6 показана схема дешифратора, побудована на системах другого виду відповідно до виразу (3.9).

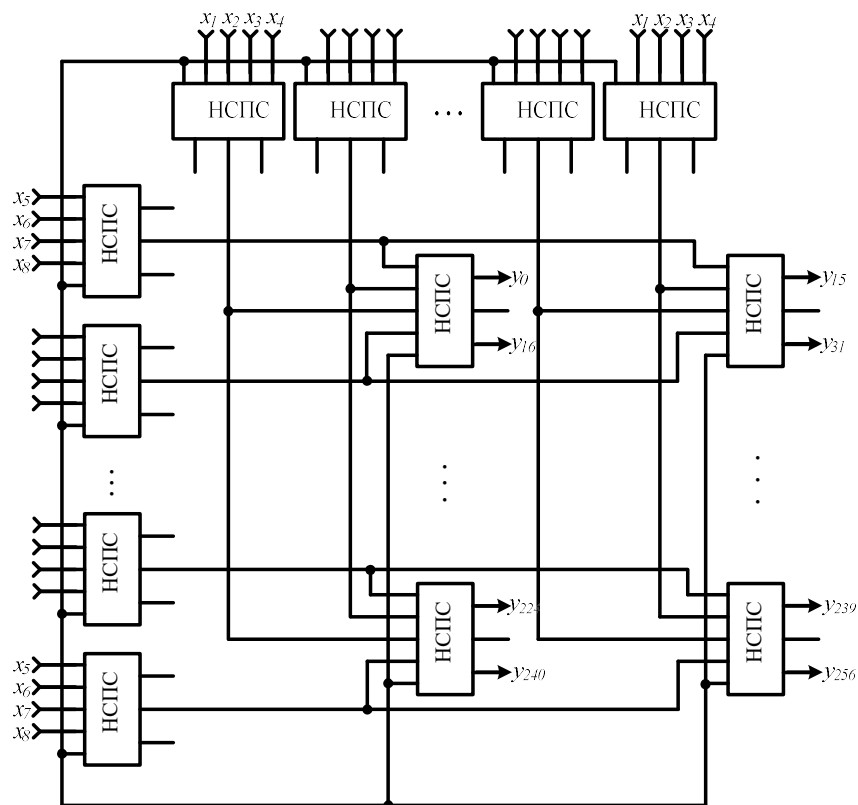


Рис. 2.6 – Структурна схема нанодешифратора на 256 виходів, побудована на НСПС

Суттєво спростити наносхему дешифратора дозволяє багатоступенева структура чотирирозрядного дешифратора (4→16), яка показана на рис. 2.7.



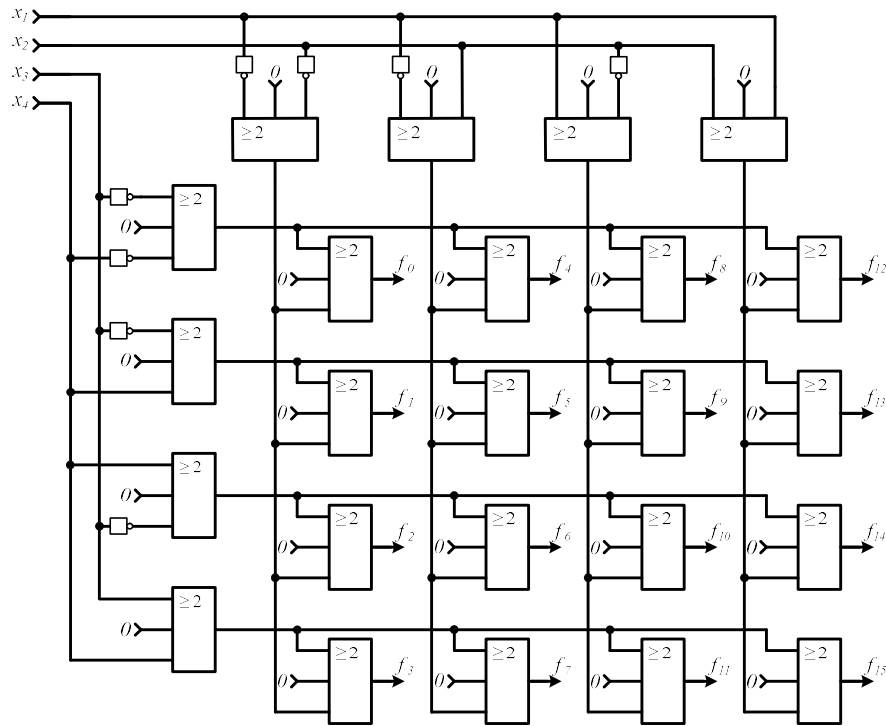
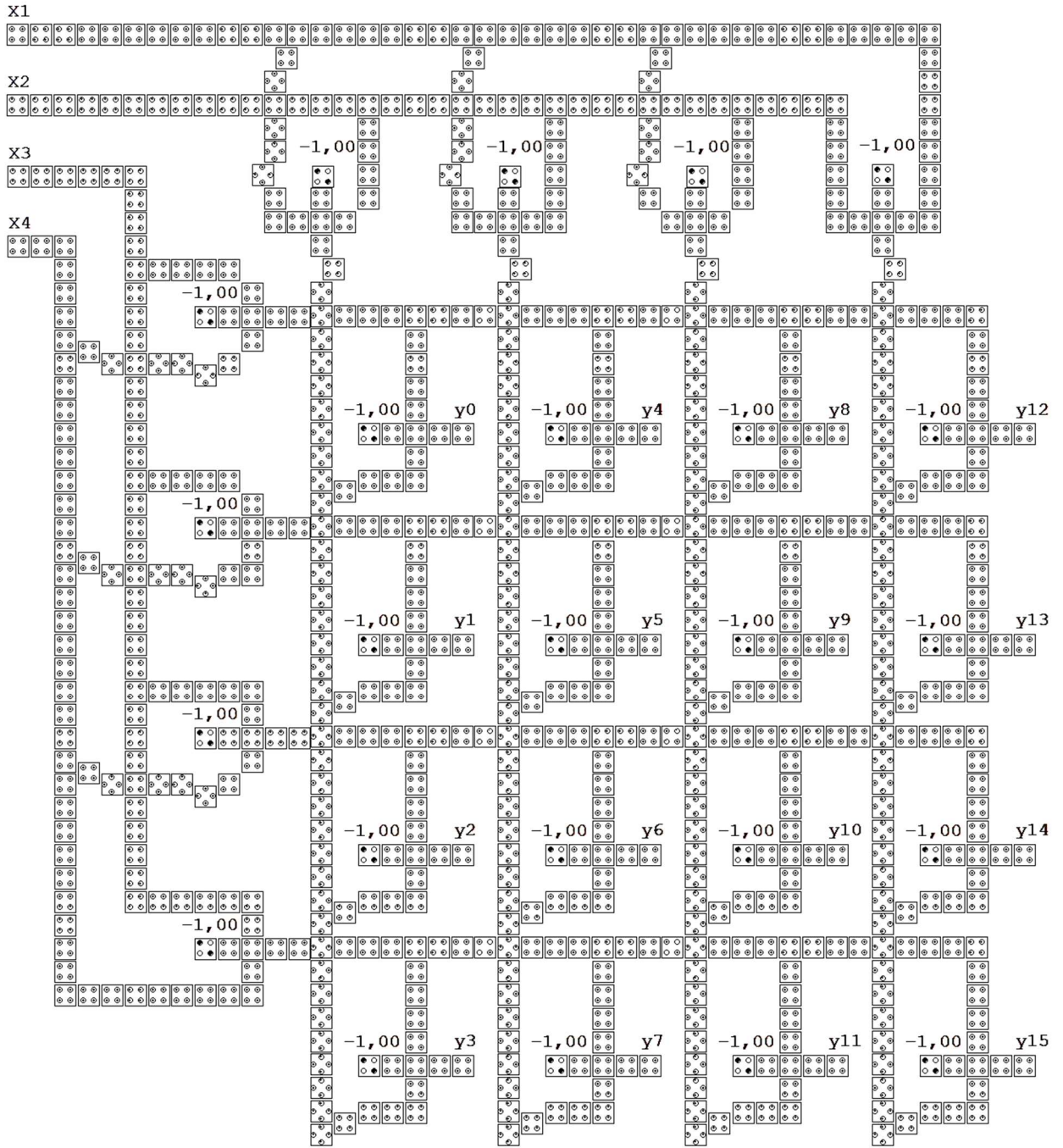


Рис. 2.7 – Наносхема багатоступеневого дешифратора (4→16)

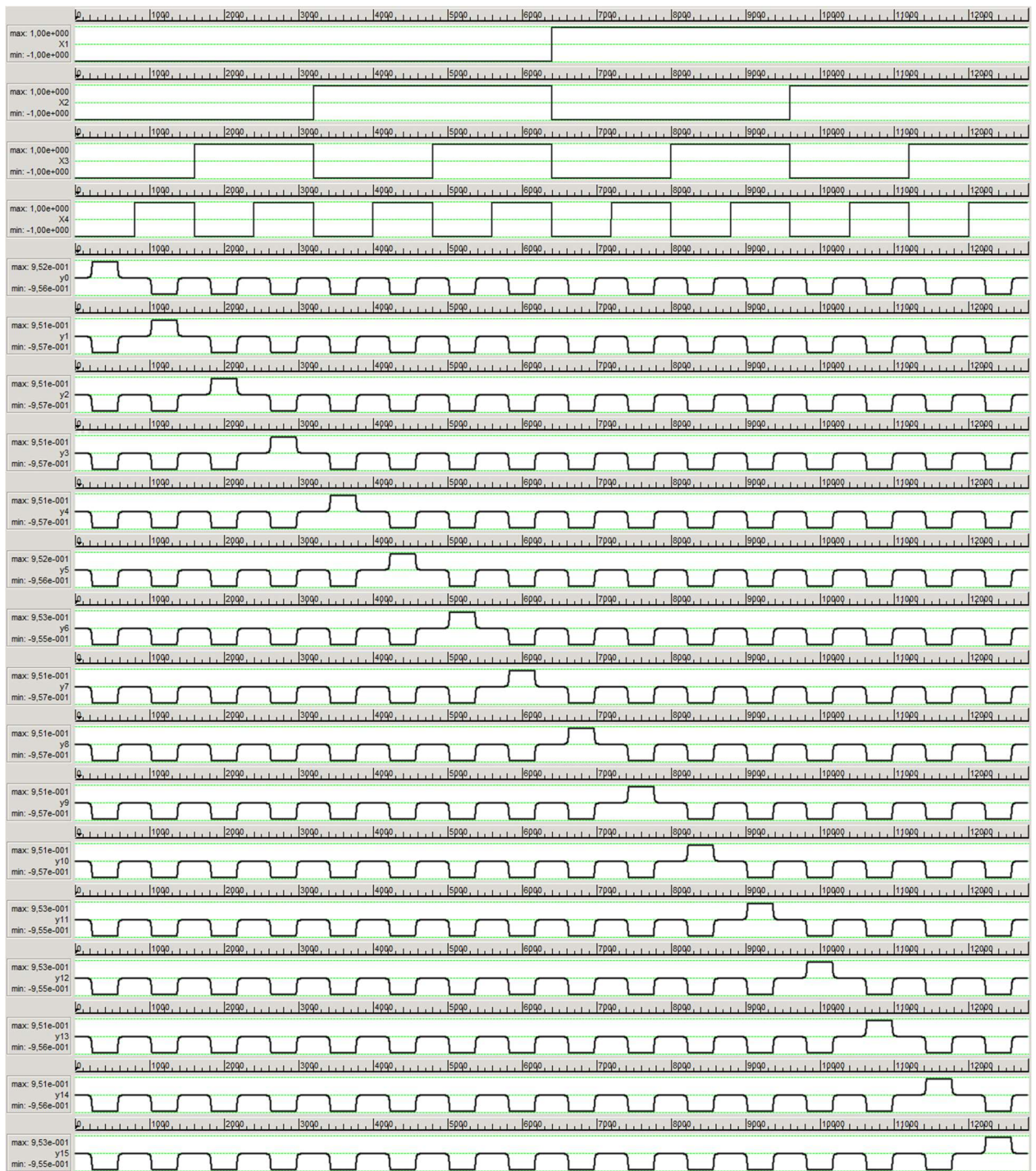
В такій схемі для отримання дешифратора  $n$ -розрядного кода слід повторювати усі комбінації іншого  $n$ -розрядного кода. При такому способі реалізації дешифратора необхідно  $N = 2^n + 2^{\frac{n}{2}} \binom{n}{2} = 24$  мажоритарних (або логічних) елементів. Результати проектування наносхеми (а) на робочому полі САПР QCADesigner та часові діаграми (б) цього дешифратора наведені на рис.2.8. Вона складається з 767 квантових комірок розміром  $(18 \times 18)$  нм<sup>2</sup> з 4 квантовими точками діаметром 5 нм і відстанню між центрами 20 нм. Загальний розмір нанодешифратора (4→16) складає  $(878 \times 598)$  нм<sup>2</sup>. Вона має чотири входи логічних сигналів ( $x_1, x_2, x_3, x_4$ ), шістнадцять виходів ( $y_0, y_1, \dots, y_{15}$ ) та 24 програмованих входи.

Перевірочна таблиця істинності (табл. 2.6) підтверджує повну працездатність та коректне виконання логічних функцій цього дешифратора.

При побудові запам'ятовуючого пристрою об'ємом 1 Мбайт з багатоступеневим дешифратором 20-розрядного вхідного кода знадобиться  $2,118 \cdot 10^6$  апаратних одиниць (програмованих мажоритарних наноелементів або логічних мікросхем).



a)



б)

Рис. 2.8 – Результати комп'ютерного проектування багатоступеневого нанодешифратора (4→16) (а) та його часові діаграми (б)

Таблиця 2.6

Таблиця істинності багатоступеневого нанодешифратора (4→16)

X <sub>1</sub>	X <sub>2</sub>	X <sub>3</sub>	X <sub>4</sub>	Y <sub>0</sub>	Y <sub>1</sub>	Y <sub>2</sub>	Y <sub>3</sub>	Y <sub>4</sub>	Y <sub>5</sub>	Y <sub>6</sub>	Y <sub>7</sub>	Y <sub>8</sub>	Y <sub>9</sub>	Y <sub>10</sub>	Y <sub>11</sub>	Y <sub>12</sub>	Y <sub>13</sub>	Y <sub>14</sub>	Y <sub>15</sub>
0	0	0	0	<b>1</b>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	<b>1</b>	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	1	0	0	0	<b>1</b>	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	1	1	0	0	0	<b>1</b>	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	<b>1</b>	0	0	0	0	0	0	0	0	0	0	0
0	1	0	1	0	0	0	0	0	<b>1</b>	0	0	0	0	0	0	0	0	0	0
0	1	1	0	0	0	0	0	0	0	<b>1</b>	0	0	0	0	0	0	0	0	0
0	1	1	1	0	0	0	0	0	0	0	<b>1</b>	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	<b>1</b>	0	0	0	0	0	0	0
1	0	0	1	0	0	0	0	0	0	0	0	0	<b>1</b>	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0	0	0	0	<b>1</b>	0	0	0	0	0
1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	<b>1</b>	0	0	0	0
1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	<b>1</b>	0	0	0
1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	<b>1</b>	0	0
1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	<b>1</b>	0
1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	<b>1</b>

Для синтезу сумматора-віднімача паралельної дії комбінаційного типу на базі НСПС використовується 15-й рядок табл. 3.2.

Для різниці ( $S$ ), займу ( $B$ ) і переносу ( $C$ ) цієї наносхеми маємо:

$$\begin{aligned} S &= \bar{x}_1\bar{x}_0C_0 \vee \bar{x}_1x_0\bar{C}_0 \vee x_1\bar{x}_0\bar{C}_0 \vee x_1x_0C_0 = f(x_1, x_0, C_0), \\ B &= \bar{x}_1\bar{x}_0C_0 \vee \bar{x}_1x_0\bar{C}_0 \vee \bar{x}_1x_0C_0 \vee x_1x_0C_0, \\ C_1 &= x_1x_0 \vee x_1C_0 \vee x_0C_0, \\ C_1 &= \text{maj}(x_1, x_0, C_0), \end{aligned} \tag{2.10}$$

$$f_{x_1x_0} = f(x_1, x_1, C_0) = \bar{x}_1C_0 \vee x_1C_0 = C_0,$$

$$f_{x_1\bar{x}_0} = f(x_1, \bar{x}_1, C_0) = \bar{x}_1\bar{C}_0 \vee x_1\bar{C}_0 = \bar{C}_0,$$

$$\begin{aligned} S &= \text{maj}(\text{maj}(x_1, x_0, \bar{C}_0), \text{maj}(\bar{x}_1, \bar{x}_0, \bar{C}_0), C_0) = \text{maj}(\text{maj}(x_1, x_0, \bar{C}_0), \text{maj}(\overline{x_1, x_0, C_0}), C_0) = \\ &= \text{maj}(x_1, \text{maj}(\bar{x}_1, x_0, C_0), \text{maj}(\overline{x_1, x_0, C_0})). \end{aligned} \tag{2.11}$$

Проведемо синтез схеми займу:

$$B = \bar{x}_1\bar{x}_0C_0 \vee \bar{x}_1x_0\bar{C}_0 \vee \bar{x}_1x_0C_0 \vee x_1x_0C_0,$$

$$f_{x_1x_0} = f(x_1, x_1, C_0) = C_0,$$

$$f_{x_1\bar{x}_0} = f(x_1, \bar{x}_1, C_0) = \bar{C}_0,$$

$$B = \text{maj}(\text{maj}(x_1, x_0, \bar{C}_0), \text{maj}(\bar{x}_1, \bar{x}_0, \bar{C}_0), C_0) = \text{maj}(\bar{x}_1, x_0, C_0), \tag{2.12}$$

$$S = \text{maj}(x_1, \text{maj}(\bar{x}_1, x_0, C_0), \bar{C}_1) = \text{maj}(x_1, B, \bar{C}_1). \tag{2.13}$$

Для синтезу наносхеми за співвідношенням (3.13) слід покласти:

$$f_1 = \text{maj}(x_1, x_2, x_5), \quad f_2 = \text{maj}(\text{maj}(\bar{x}_1, \bar{x}_2, \bar{x}_5), x_6, \text{maj}(x_3, x_4, x_7)),$$

$$f_3 = \text{maj}(x_3, x_4, x_7),$$

$$x_1 = x_1; \quad x_2 = x_0; \quad r_1 = x_5 = C_0; \quad r_2 = x_6 = x_1; \quad r_3 = x_7 = \bar{x}_1; \quad x_3 = x_0; \quad x_4 = C_0;$$

$$f_1 = C_1; \quad f_2 = S; \quad f_3 = B.$$

Тоді отримаємо:



$$f_1 = \text{maj}(x_1, x_0, C_0) = C_1, \tag{2.14}$$

$$f_2 = \text{maj}(\overline{\text{maj}(x_1, x_0, C_0)}, x_1, \text{maj}(x_0, C_0, \bar{x}_1)) = \text{maj}(x_1, \bar{C}_1, B) = S, \tag{2.15}$$

$$f_3 = \text{maj}(x_0, C_0, \bar{x}_1) = B. \tag{2.16}$$

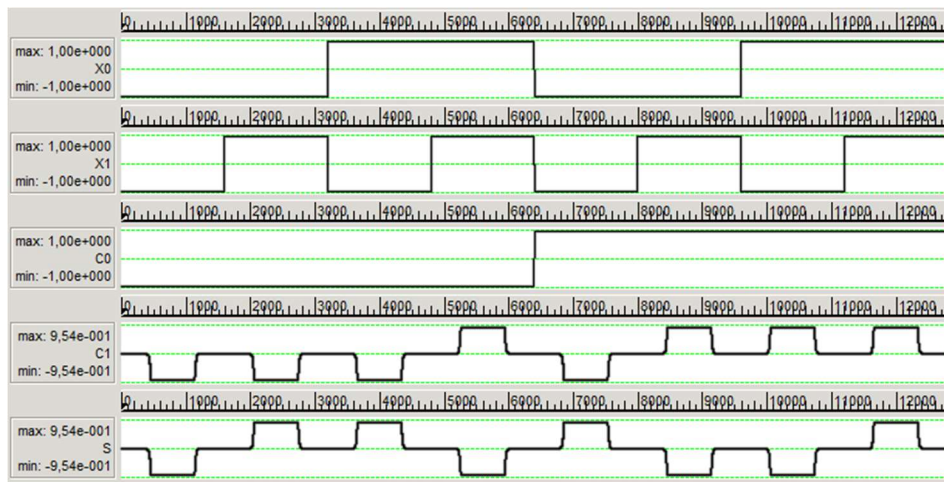
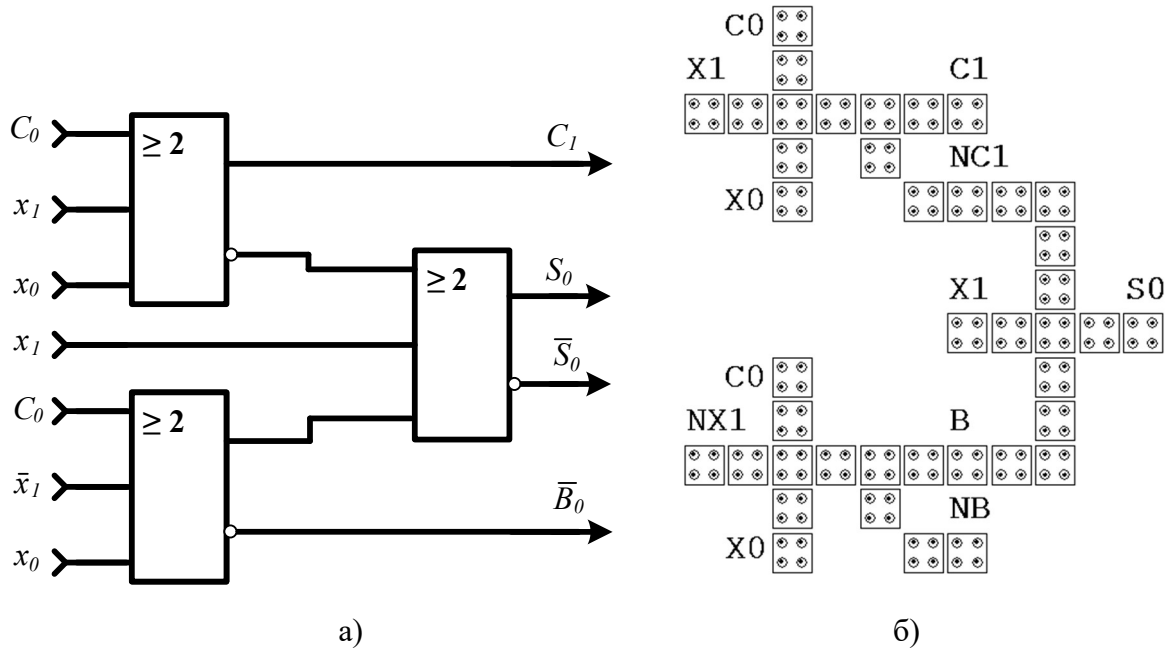


Рис. 2.9 – Комп’ютерне проектування наносуматора-віднімача на базі НСПС: а) структурна схема, б) схема, побудована на робочому полі САПР QCADesigner, в) результати комп’ютерного моделювання часових характеристик.

Для синтезу перемикачів режимів роботи (додавання  $q+$  або віднімання  $q-$ ) повного наносуматора-віднімача використовуємо 7-й рядок табл. 3.1, поклавши:

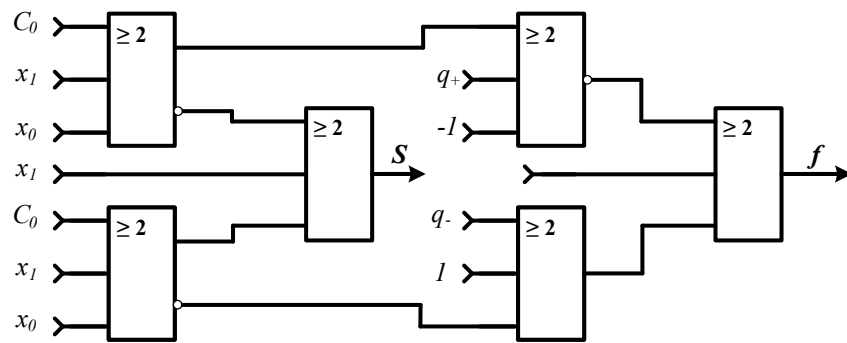
$$f_2 = maj(\bar{x}_1\bar{x}_2, x_3x_4, 1),$$

$$x_1 = \bar{B}; \quad x_2 = \bar{q}_-; \quad r_1 = 1; \quad r_2 = 1; \quad r_3 = 0; \quad x_3 = C_1; \quad x_4 = q_+.$$

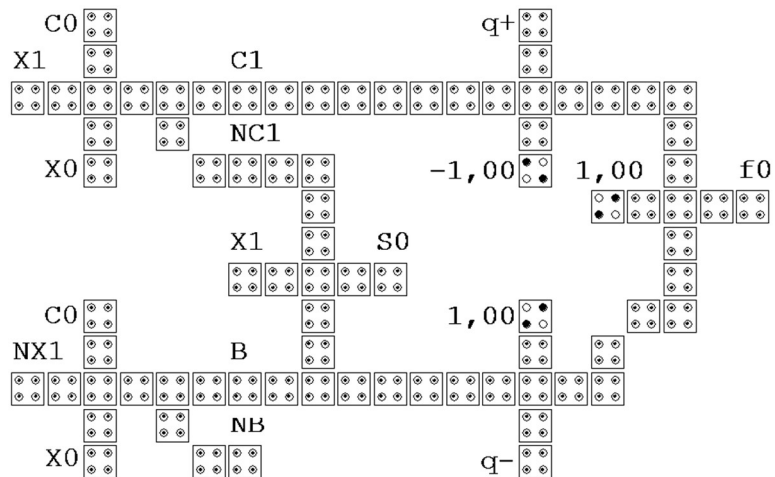
В результаті отримаємо:

$$f_2 = \bar{B}\bar{q}_- \vee C_1q_+ = maj(\bar{B}\bar{q}_-, C_1q_+, 1).$$

(2.17)



a)



б)



в)

Рис. 2.10 – Комп’ютерне проектування наносуматора-віднімача, з перемикачем режимів роботи, на базі НСПС: а) структурна схема, б) схема, побудована на робочому полі САПР QCADesigner, в) результати комп’ютерного проектування часових характеристик.

На рис.2.10, б показана наносхема однорозрядного суматора-віднімача з перемикачем режимів роботи. Вона складається з 81 квантових комірок розміром  $(18 \times 18) \text{ nm}^2$  з 4 квантовими точками діаметром 5 нм і відстанню між центрами 20 нм. Загальний розмір наносуматора-віднімача  $(421 \times 260) \text{ nm}^2$ .

Перевірочна таблиця істинності (табл. 2.7) підтверджує повну працездатність та коректне виконання логічних функцій цього наносуматора.

Таблиця 2.7

Таблиця істинності повного одно розрядного наносуматора-віднімача з перемикачами режимів роботи додавання  $q+$  або віднімання  $q-$

$q-$	$q+$	C0	X1	NX1	X0	C1	NC1	B1	S0	$f0$
0	1	0	0	1	0	0	1	0	0	1
0	1	0	0	1	1	0	1	1	1	0
0	1	0	1	0	0	0	1	0	1	1
0	1	0	1	0	1	1	0	0	0	1
0	1	1	0	1	0	0	1	1	1	0
0	1	1	0	1	1	1	0	1	0	1
0	1	1	1	0	0	1	0	0	0	1
0	1	1	1	0	1	1	0	1	1	1
1	0	0	0	1	0	0	1	0	0	0
1	0	0	0	1	1	0	1	1	1	0



1	0	0	1	0	0	0	1	0	1	0
1	0	0	1	0	1	1	0	0	0	0
1	0	1	0	1	0	0	1	1	1	0
1	0	1	0	1	1	1	0	1	0	0
1	0	1	1	0	0	1	0	0	0	0
1	0	1	1	0	1	1	0	1	1	0

## ВИСНОВОК ДО РОЗДІЛУ 2

1. Найбільш перспективним напрямком розвитку наноелектроніки є створення багатoeлементних функціональних субсистем, коли в одному модулі об'єднується велика кількість логічних елементів в єдиний функціональний вузол, призначений для реалізації складних логічних функцій.

2. В якості комірки для побудови мажоритарних адаптивних систем в бакалаврській роботі пропонується використовувати наносхему з прогамованими структурами (НСПС), яка складається з трьох універсальних мажоритарних елементів (УМЕ), відповідним чином з'єднаних між собою (рис.3.1).

3. Найбільш важливі мажоритарні функції, які синтезуються на НСПС, наведені в таблиці 3.2. Частина цих функцій реалізована в ході бакалаврського проектування (рис. 3.8, 3.9 та 3.10).

## РОЗДІЛ 3

### ІНФОРМАЦІЙНЕ ЗАБЕЗПЕЧЕННЯ САПР МІКРО- ТА НАНОЕЛЕКТРОНІКИ

Велика кількість САПР мікро- та наноелектронних компонентів і пристроїв, які є доступними на сьогоднішній день розробникам, мають свою власну вхідну мову, свої особливості в експлуатації та свій набір моделей і макромоделей. САПР з точки зору їх інформаційного забезпечення(ІЗ) можна розбити на два класи: системи з фіксованими моделями та системи з бібліотекою моделей (БМ) пристроїв [9] .

За наявності достатньої кількості апробованих моделей пристроїв, дані про топологію їх електричних схем заміщення, рівняння нелінійних компонентів і параметри найбільш доцільно вводити в пам'ять ПК заздалегідь шляхом створення БМ приладів. Із повинно мати набір службових програм, які дозволяють поповнювати її новими моделями.

Основою автоматизованого проектування мікро- та наноелектронних систем (МНС) є методи аналізу та оптимізації. На практиці виявляється, що ці методи ставлять свої вимоги до БМ приладів. Окрім цього, певні обмеження накладають технологічні особливості виробництва в конкретних умовах виготовлення МНС.

#### **3.1. Вибір структури бібліотеки моделей САПР**

В процесі автоматизованого проектування мікро- та наноелектронних систем розробник повинен мати набір окремих моделей компонентів різної складності і точності замість однієї узагальненої моделі. При цьому множина параметрів  $P_m$ , що належать деякій моделі  $m$ -го рівня, входить до множини параметрів найближчого вищерозташованого рівня ( $m-1$ ). Поки що не існує загальних правил відбору проміжних моделей на наступний рівень. Однак можна вважати, що основними критеріями вибору часткових моделей є похибка, простота й універсальність.

Під похибкою моделювання розуміють чисельну міру розходження розрахункових та експериментальних зовнішніх характеристик і параметрів пристрою. Найбільш розповсюдженим критерієм чисельної оцінки похибки моделювання є розрахунок середньоквадратичного відхилення кінцевої кількості точок  $n$  розрахункових і експериментальних вольт-амперних, частотних або часових характеристик моделі  $H_{\text{розрах. } i}$  і приладу  $H_{\text{вим. } i}$  :

$$\Delta_{cp} = \pm \sqrt{\frac{1}{n} \sum_i^n F_i \left( 1 - \frac{H_{\text{розрах. } i}}{H_{\text{вим. } i}} \right)^2}, \quad (3.1)$$

де  $F_i$  – вагова функція, що враховує вклад складових на різних інтервалах характеристик.

На рис. 3.1 зображені для прикладу розрахункові й експериментальні вольт-амперні характеристики одноелектронного транзистора (ОЕТ) і залежності вагової функції на різних її інтервалах. Залежність  $F(U_{\text{св}})$  має вигляд спадаючої ступеневої функції в області  $U_{\text{св}} = 0,75U_{\text{max}}$ , оскільки питома вага складових  $H_{\text{розрах. } i}$  в цій області можна вважати малим. Залежність  $F(I_{\text{с}})$  має форму зростаючої ступеневої функції, оскільки з настанням високих рівнів накопичення електронів на квантовому островці підвищуються вимоги до похибки моделювання характеристик ОЕТ. Розрахунок по 25 точкам (по 5 точок на кожній гілці характеристики при  $I_{\text{зв}} = \text{const}$ ) середньоквадратичної похибки показав, що для моделі  $\Delta_{cp} = \pm 8,6\%$ .

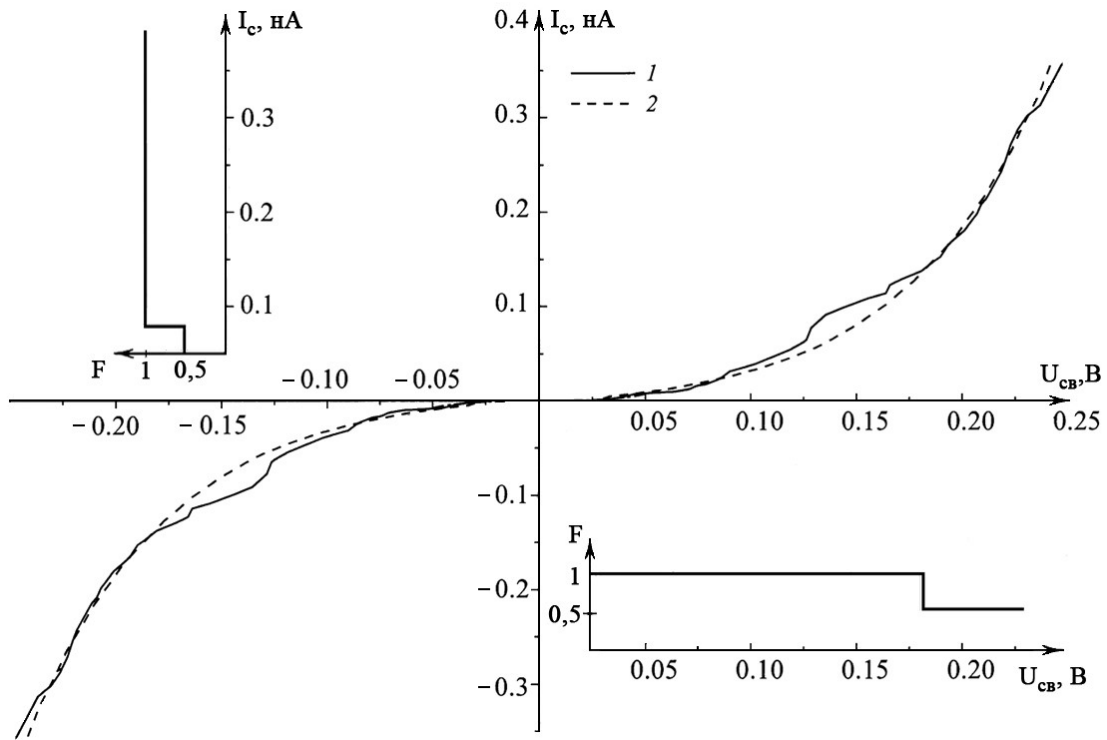


Рис. 3.1. Експериментальні й розрахункові характеристики ОЕТ

(1 – експериментальні дані, 2 – результати розрахунку за двовимірною числовою моделлю) і залежності вагової функції на різних її інтервалах

При ієрархічному принципі побудови БМ організація потоків інформації проводиться таким чином, щоб усі разом узяті типи моделей виступали у вигляді єдиної моделі, яка має високу точність і достатню простоту. Таку побудову БМ можна назвати віртуальною. Зазвичай користувач САПР балансує з максимально простою моделлю із гранично допустимою похибкою. Віртуальне Із позбавляє цієї необхідності. Наприклад, при двоступінчатій організації Із, що містить нелінійну і малосигнальну лінійну моделі ОЕТ, ефективний час розрахунку схеми, в якій частина приладів працює в нелінійному режимі, а частина – в лінійному, визначається за формулою:

$$t_{ef} = \left( 1 + k \cdot \frac{t_n}{t_m} \right) \cdot t_m, \quad (3.2)$$

де  $t_m$  – час розрахунку схеми з використанням малосигнальної моделі,  $t_n$  – час розрахунку з нелінійною моделлю,  $k$  – коефіцієнт, що враховує долю звернень до нелінійної моделі.

Під універсальністю моделі розуміють придатність її використання в широких діапазонах робочих режимів. Для визначення меж застосування моделі необхідно досліджувати наносхему, в яку ввімкнено ОЕТ, що моделюється. При автоматизованому проектуванні намагаються звільнити розробника від конструювання нових моделей компонентів для кожної нової наносхеми, тобто намагаються використовувати моделі високого ступеня універсальності.

Розглянемо питання про встановлення меж адекватності застосування моделі на основі вимог до точності основних параметрів наносхеми, що аналізується. Нехай вона має деякий розв'язок  $H_k(P_1, P_2, \dots, P_n, \dots, P_r)$ , отриманий з аналізу моделі  $k$ -го рівня. Тут  $P_1, P_2, \dots, P_r$  – множина параметрів, що належать моделі  $k$ -го рівня. Припустимо, що  $H_{k+1}(P_1, P_2, \dots, P_n)$  – розв'язок наближеної моделі найближчого нижчерозташованого рівня ( $k+1$ ). Таким чином, в частковій моделі ( $k+1$ )-го рівня оцінюються  $P_1, P_2, \dots, P_n$  параметрів, інші параметри  $P_{n+1}, \dots, P_r$  не оцінюються, що призводить до похибок відсічення. Але, якщо відсічені та оцінені параметри корельовані, то похибки відсічення не зростають при переході до моделей нижчого рівня. При виборі моделі ( $k+1$ )-го рівня потрібно визначити допустиме значення  $H_{k+1}(P_1, P_2, \dots, P_n)$  при заданому допуску на зміну основних зовнішніх параметрів кола, тобто важливо знати, які величини похибок основних параметрів кола можливі та з якою достовірністю вони знаходяться в межах заданих допусків.

Якщо вважати, що модель  $k$ -го рівня має похибку  $\varepsilon$ , тоді вимоги точності можна виразити нерівністю:

$$\left| 1 - \frac{H_{k+1}}{H_k} \right| \leq \varepsilon, \quad (3.3)$$

а межі застосування моделі визначаються розв'язанням рівняння:

$$\left| 1 - \frac{H_{k+1}}{H_k} \right| = \varepsilon \quad (3.4)$$

Велике значення має проблема діагностичного контролю інформації. Діагностика даних, що вводяться після параметричної ідентифікації, має на меті контроль якості ОЕТ, що моделюється, в області початкових відмов, викликаних прихованими при виробництві дефектами елементів. Це дозволяє забракувати непридатні прилади. В табл. 3.1 приведені результати аналізу зв'язку параметрів моделі ОЕТ і дефектів технологічного характеру. Якщо при поповненні бібліотеки новими параметрами виявиться, що виконується одна з нерівностей табл. 3.1, то система повинна ідентифікувати транзистор, як забракований за вказаною причиною та видати результат діагностики на зовнішній пристрій.

Таблиця 3.1

### Діагностування дефектів ОЕТ

за результатами параметричної ідентифікації моделі

№	Причина	Наслідок
1	$R_{11}(T_0) < 0,1 \text{ ГОм}$ $R_{12}(T_0) < 1 \text{ кОм}$	Руйнація кулонівського острівця (Релеєвський розрив)
2	$R_3 = 1 \text{ Ом}$	Пробій діелектрику між затвором та кулонівським острівцем
3	$R_{11} = 1 \text{ Ом}$	Пробій тунельного переходу виток-квантовий острівець
4	$R_{23} = 1 \text{ МОм}$	Незворотній пробій тунельного переходу сток-квантовий острівець
5	$N = 2$	Великі наскрізні струми від виток до контактів стоку та затвору через адсорбовані поверхнею діелектричні домішки

6	$C_{зв} = 0$	Великі каналні струми по поверхні стокового переходу
7	$C_{св} = 0$	Руйнація контактів стоку і/або витоку
8	$C_{зс} \geq 10$ аФ $C_{зв} \geq 20$ аФ	ОЕТ має недостатні підсилювальні та частотні характеристики

Однією із задач, яку доводиться вирішувати при створенні Із, є організація таких зв'язків між даними, що зберігаються, які створювалися б не лише програмою аналізу наносхеми, але вже були в складі бібліотеки і автоматично включались в обчислювальний процес. Вирішення цієї проблеми дозволить організувати аналіз наносхеми незалежно від способу вводу та збереження інформації в бібліотеці, а відповідно, дозволить обмін даними між зацікавленими користувачами.

### 3.2. Температурна залежність параметрів моделі ОЕТ

Внаслідок експоненційної залежності концентрації власних носіїв пі квантових острівців від температури, параметри моделі R11, R12 та R23 є особливо чутливими до змін температури, а їх температурну залежність пропонується описувати наступними співвідношеннями:

$$R_{11}(T) = R_{11}(T_0) + R_{2T} \cdot \exp(-0.09 \cdot T), \quad (3.5)$$

$$R_{12}(T) = R_{2T} \cdot \exp(-0.09 \cdot T), \quad (3.6)$$

$$R_{23}(T) = R_{23}(T_0) + R_{3T} \cdot T, \quad (3.7)$$

де  $T$  – температура, а параметри апроксимізації мають такі значення:  $R_{11}(T_0) = 0,12$  ГОм,  $R_{23}(T_0) = 0,2$  нОм,  $R_{2T} = 3$  ГОм та  $R_{3T} = 5 \cdot 10^{-4}$  нОм.

На рис. 3.2 наведені температурні залежності параметрів нелінійної моделі ОЕТ.

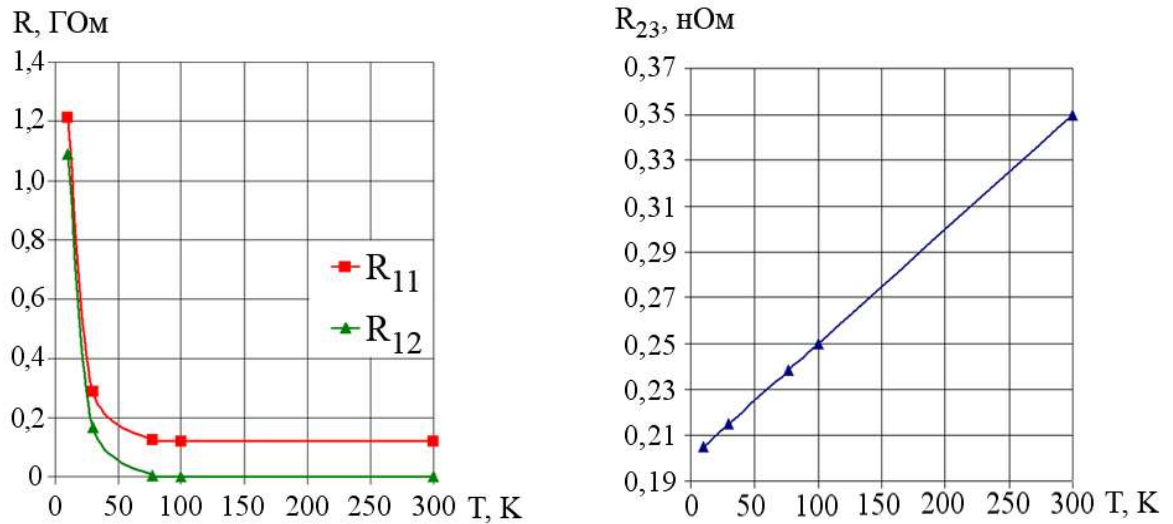


Рис. 3.2. Залежності резистивних параметрів налаштування R11, R12 (а) та R23 (б) від температури T

Для врахування температурної залежності ємностей тунельних переходів ОЕТ використовується наступний вираз:

$$C_{zc}(T) = C_{cv}(T) = \left[ C_0(T_0) \cdot \left( \frac{T}{T_0} \right)^{\frac{E_0(T_0) - \phi_0(T_0)}{U - \phi_0(T_0)}} \right] \exp \left[ \Theta_c \left( 1 - n \left( 1 - \frac{T}{T_0} \right) \right) \right], \quad (3.8)$$

в якому температурний коефіцієнт ємностей  $\Theta_c$  визначається з результатів експериментальних досліджень залежностей  $C_{zc}(T)$  та  $C_{cv}(T)$ .

### 3.3. Ієрархія моделей ОЕТ з урахуванням етапу проектування наносхем

Узгодження вимог з точності та обчислювальних витрат залежить не лише від наносхеми, що досліджується, але й від виду аналізу та рівня моделювання цієї схеми. При автоматизованому аналізі та проектуванні мікро-та наноелектронних кіл потрібна не одна узагальнена модель транзистора, але й декілька часткових, зорієнтованих на вирішення різних задач, моделей. Вище було показано, що БМ



приладів повинна мати ієрархічну структуру, при якій модель  $(k+1)$ -го рівня може бути синтезованою з моделі найближчого вищого рівня  $k$  шляхом виключення низки параметрів в аналітичному описі та низки гілок в електричній схемі заміщення. Завдяки цьому в моделі  $(k+1)$ -го рівня ігноруються ефекти, вплив яких не є суттєвим на цьому етапі досліджень.

Еквівалентну схему моделі ОЕТ першого рівня складності (рівня M1) показано на рис. 3.3.

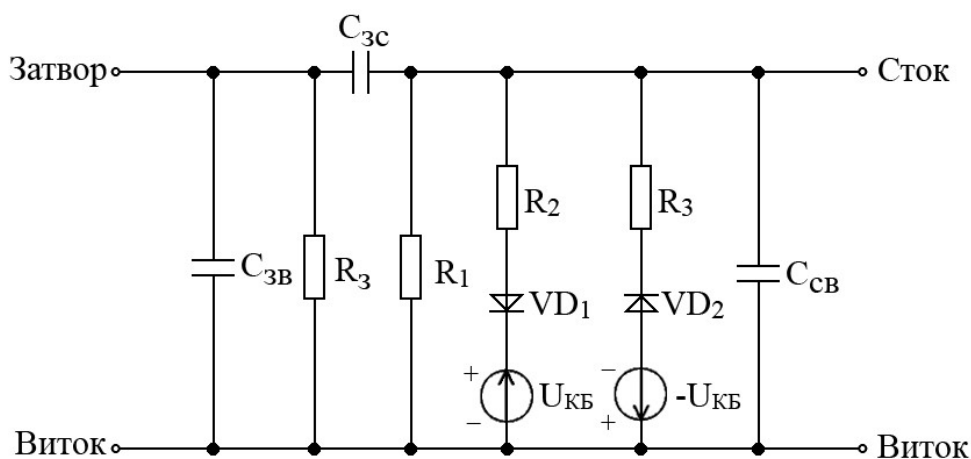


Рис. 3.3. Еквівалентна схема узагальненої моделі ОЕТ рівня M1

Для опису нелінійних елементів моделі необхідно 8 статичних, 3 динамічних та 5 температурних параметрів (усього – 16). Використання цієї моделі буде виправданим для високоточного аналізу нелінійних, інерційних процесів, а також процесів, які залежать від часу і температури.

Статична модель другого рівня складності M2 може бути отримана із узагальненої M1 шляхом відключення ємносних гілок в її електричній схемі заміщення (рис. 3.4). Статичну модель може бути використано для точного розрахунку нестабільності робочої точки при варіаціях температури та напруги живлення, для визначення статичної завадостійкості при неідентичності параметрів приладів, для визначення логічних рівнів цифрових схем тощо.

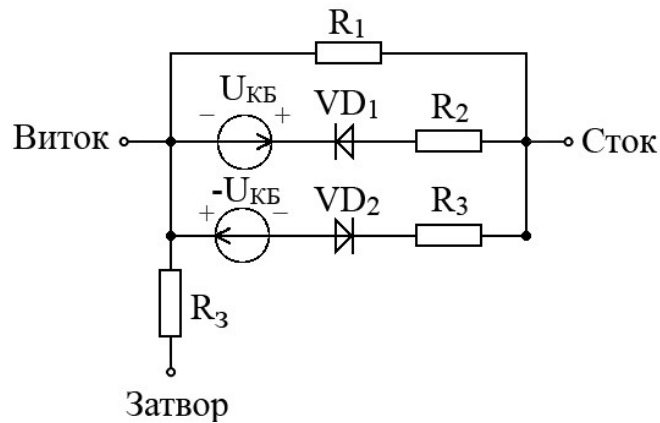


Рис. 3.4. Статична лінійна модель ОЕТ рівня складності M2

Модель M2 потребує менших витрат часу, у порівнянні з M1, на параметричну ідентифікацію та комп'ютерних ресурсів при аналізі схем, однак має більшу похибку. Ця модель має 8 статичних і 5 температурних параметрів (усього – 13).

З моделі рівня M2 може бути отримана модель рівня M3, в якій, на відміну від моделі M2, не враховується температурна залежність параметрів моделі.

Модель M3 має 8 статичних параметрів.

Модель рівня M4 може бути отримана із узагальненої моделі M1 шляхом лінеаризації основних характеристик у робочій точці. Модель характеризується 4-ма статичними, 3-ма динамічними та 4-ма температурними параметрами (усього – 11). Малосигнальну модель M4 можна рекомендувати для використання при аналізі високочастотних схем з урахуванням температурного впливу на її параметри. На рис. 3.5 побудована еквівалентна схема лінійної малосигнальної моделі ОЕТ.

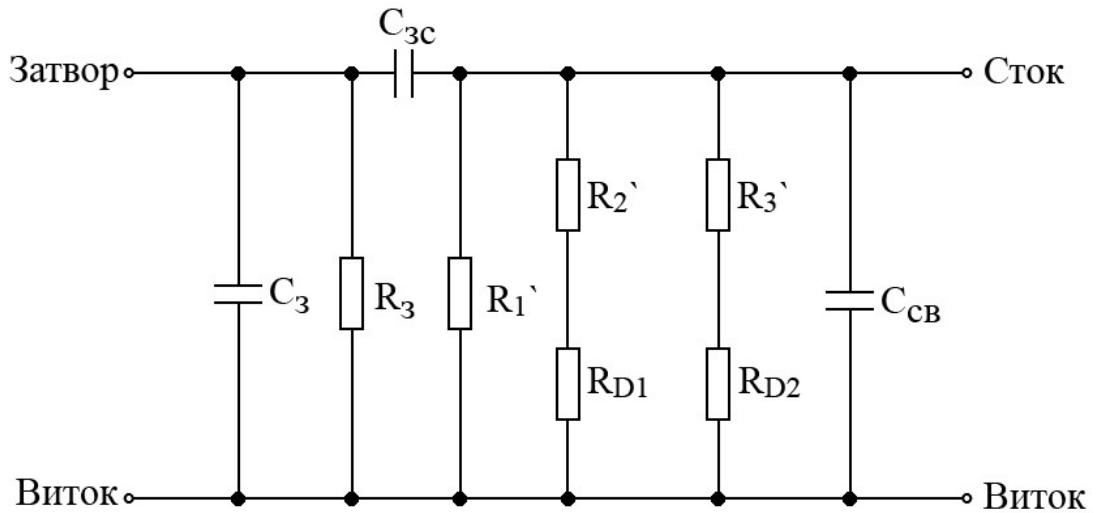


Рис. 3.5. Еквівалентна схема малосигнальної моделі ОЕТ МЗ

Параметри моделі розраховуються в робочій точці ОЕТ з координатами  $U_{з0}$ ,  $U_{св0}$  та  $I_{с0}$ :

$$R_1' = R_{11} + R_{12} \cos\left(\pi \frac{U_3^0}{U_T} + k_1\right), \quad (3.9)$$

$$R_2' = R_3' = \frac{R_{23} \cdot R_1'}{k_2 \cdot R_1' - R_{23}}, \quad (3.10)$$

$$R_{D1} = \frac{\partial U_{св}^0}{\partial I_c^0} = \frac{N \cdot U_T}{I_c^0}, \quad (3.11)$$

$$R_{D2} = \frac{\partial U_{зс}^0}{\partial I_c^0} = \frac{N \cdot U_T}{I_c^0}. \quad (3.11)$$

Між факторами певного рівня моделювання характеристик ОЕТ існує тісний взаємозв'язок. Процедура синтезу необхідної моделі транзистора та її адаптація до етапу автоматизованого проектування може бути відображена блок-схемою на рис. 3.6.

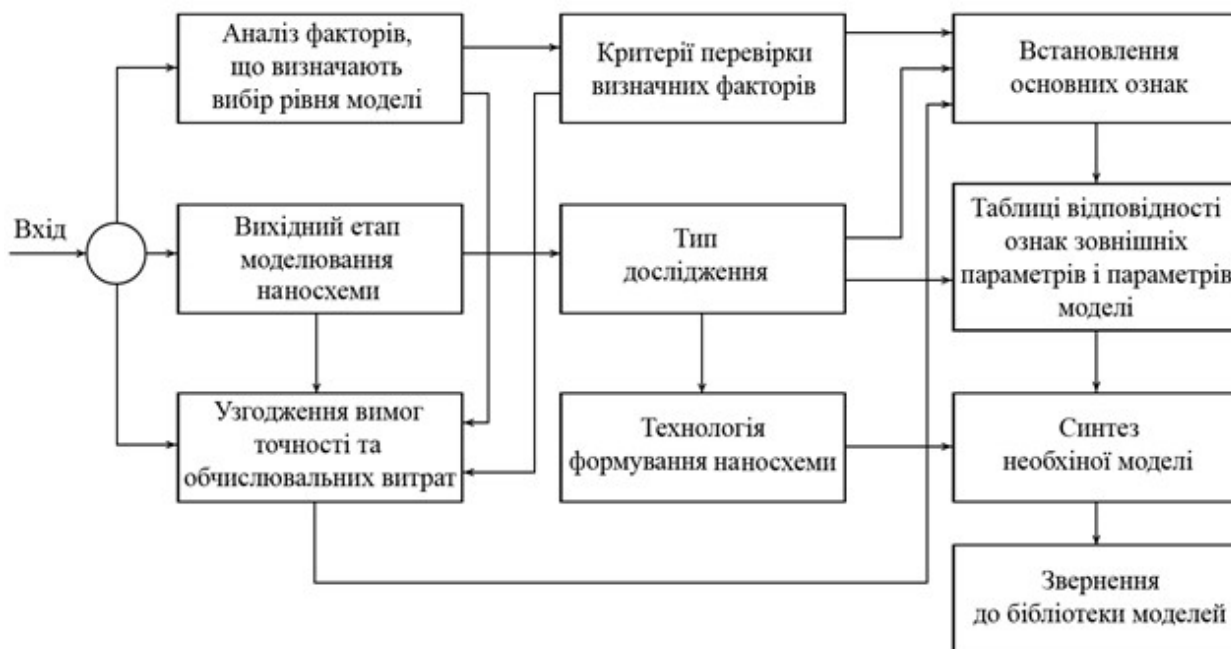


Рис. 3.6. Процедура синтезу необхідної моделі нанoeлектронного компонента

### 3.4. Перспективи створення інформаційного забезпечення САПР

Останніми роками в проблемі САПР основні зусилля були направлені на розробку алгоритмів і програм схемотехнічного та конструкторського проектування. Однак широкій інтеграції в розробку МНС автоматизованих методів проектування перешкоджає недостатньо повне забезпечення комп'ютерних програм аналізу й оптимізації достовірними моделями компонентів та пристроїв, інформацією про їх параметри та закони розподілу цих параметрів. Висока точність математичного забезпечення САПР не може бути достатнім чином використана, якщо розробник застосовує грубі моделі.

Розвиток нанoeлектроніки, покращення основних показників технологічних процесів вносять нові вимоги до існуючих та створюваних САПР. Ці системи потребують розробки баз даних, в яких описуються компоненти і вузли електронних схем. Отже, очевидною є актуальність досліджень, направлених на організацію баз даних, до яких ставляться наступні головні вимоги:

- простота доступу до інформації;
- універсальність, тобто можливість обміну інформацією між різними САПР;
- можливість швидкого поповнення новими даними на різних рівнях опису компонентів та пристроїв.

Питання розробки методики побудови баз даних для САПР відповідають тенденціям розвитку засобів та методів автоматизованого проектування мікро- та нанопристроїв. Дослідження в цій області полегшують процеси аналізу та оптимізації схем, прискорюють впровадження результатів проектування у виробництво.

## ВИСНОВКИ ДО РОЗДІЛУ 3

1. Запропоновано та досліджено методику побудови ієрархічної структури інформаційного забезпечення САПР.
2. Запропоновано кількісні та якісні оцінки вибору необхідного рівня моделювання, які враховують ознаки сигналів, що діють на наносхему, вид аналізу наносхеми, що проектується, і температурний вплив зовнішнього середовища, що дозволяє автоматизувати процеси проектування на етапах налаштування і граничних випробувань.
3. Розроблено нову методику (табл. 3.1) діагностичного контролю інформації, що вводиться до бібліотеки моделей, яка дозволяє забракувати неробочі прилади.

## РОЗДІЛ 4

### МОДЕЛІ МІКРО- ТА НАНОЕЛЕКТРОННИХ СИСТЕМ

#### 4.1. Базові логічні елементи Заперечення НІ

Елемент НІ реалізує логічну операцію заперечення.  
Умовні графічні позначення:



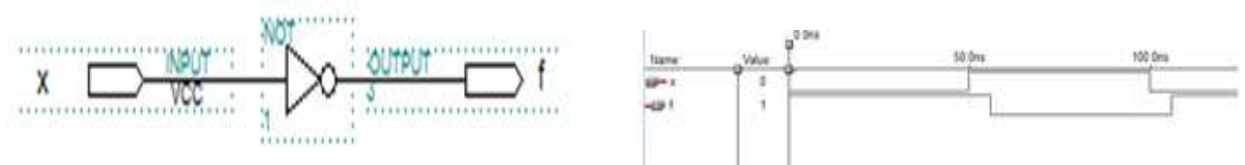
Логічні рівняння в булевому та мажоритарному базисах і таблиця істинності:

$$f = \bar{x};$$

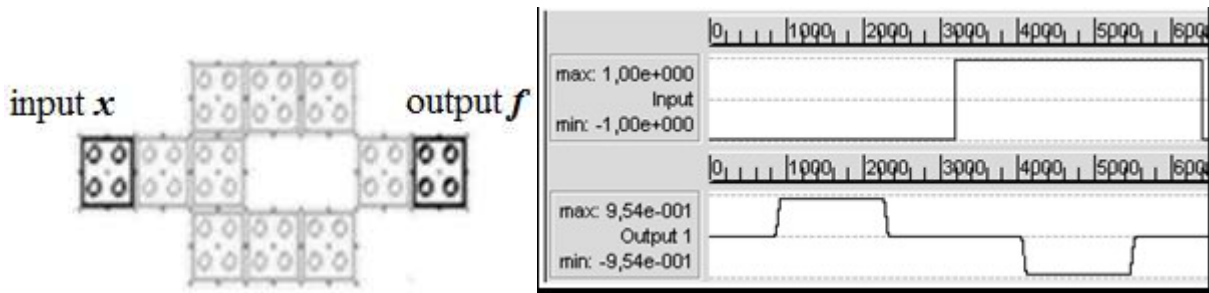
$$f = \text{maj}(\bar{x}, 1, 0).$$

$x$	$f$
0	1
1	0

Моделювання мікросхеми на САПР MAX+PlusII:



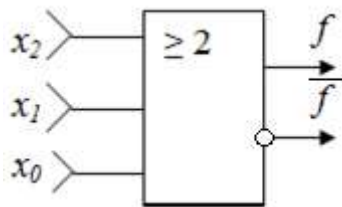
Моделювання наносхеми на САПР QCADesigner:



## Універсальний мажоритарний елемент

Вихідний сигнал мажоритарного елемента співпадає з більшістю сигналів на непарній кількості входів.

Умовне графічне позначення універсального елемента (2 з 3):



Логічні рівняння в булевому, мажоритарному та міноритарному базисах і таблиця істинності:

$$f = x_2x_1 \vee x_2x_0 \vee x_1x_0;$$

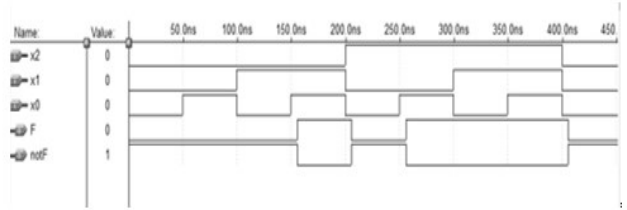
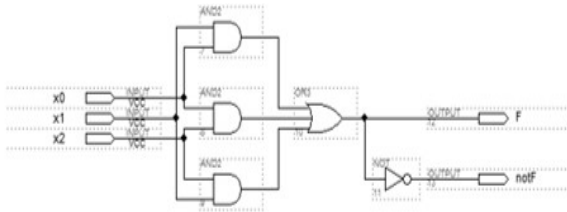
$$f = \text{maj}(x_2, x_1, x_0),$$

$$\bar{f} = \text{min}(x_2, x_1, x_0).$$

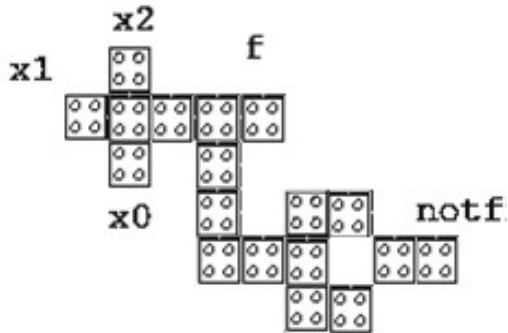
$x_2$	$x_1$	$x_0$	$f$	$\bar{f}$
0	0	0	0	1
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	0

Моделювання мікросхеми на САПР MAX+PlusII:





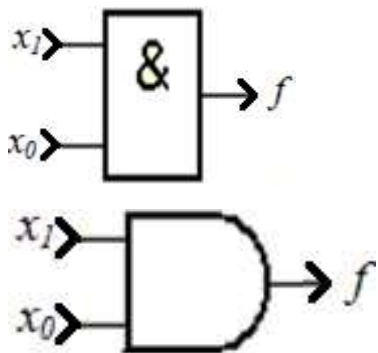
Моделювання наносхеми на САПР QCADesigner:



### Помноження І

Елемент І реалізує логічну операцію помноження.

Умовні графічні позначення:



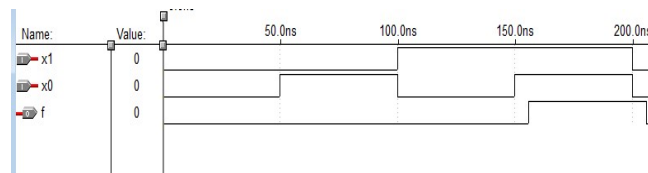
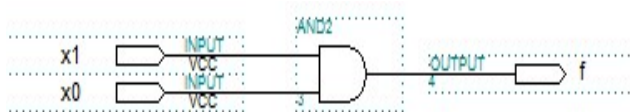
Логічні рівняння в булевому та мажоритарному базисах і таблиця істинності:

$$f = x_1 x_0;$$

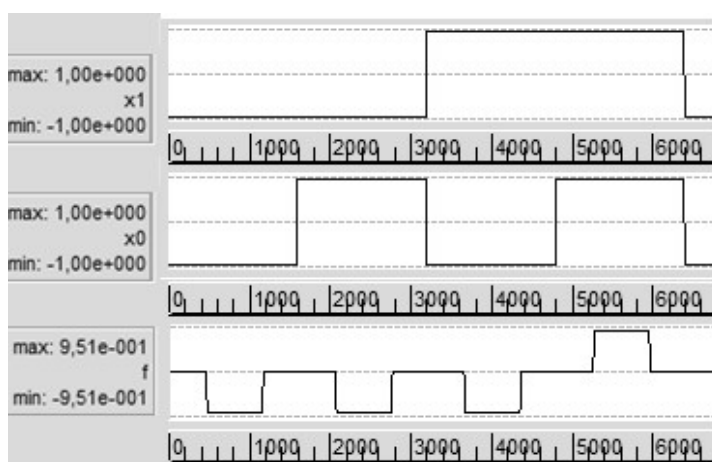
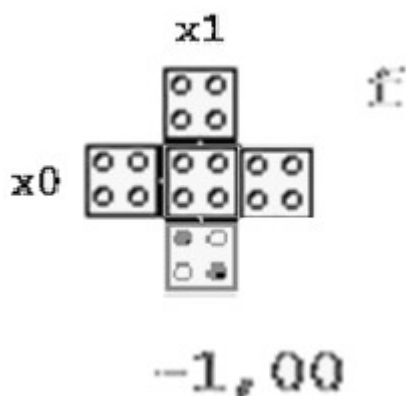
$$f = \text{maj}(x_1, x_0, 0).$$

$x_1$	$x_0$	$f$
0	0	0
0	1	0
1	0	0
1	1	1

## Моделювання мікросхеми на САПР MAX+PlusII:



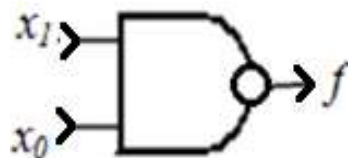
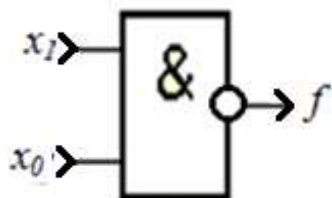
## Моделювання наносхеми на САПР QCADesigner:



## Помноження з запереченням І-НІ

Елемент І-НІ реалізує заперечення результату логічного помноження.

Умовні графічні позначення:



Логічні рівняння в булевому, мажоритарному та міноритарному базисах і таблиця істинності:

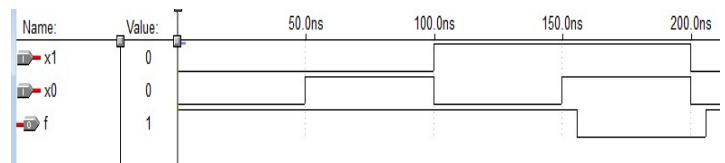
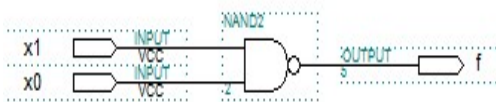
$$f = \overline{x_1 x_0};$$

$$f = \text{maj}(\overline{x_1}, \overline{x_0}, 0),$$

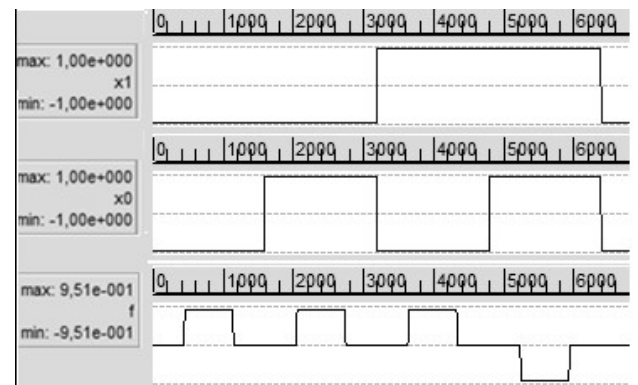
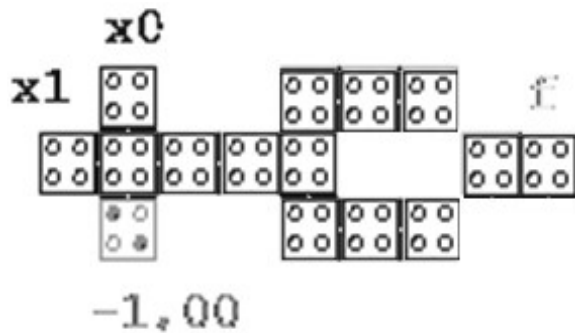
$$f = \text{min}(x_1, x_0, 0).$$

$x_1$	$x_0$	$f$
0	0	1
0	1	1
1	0	1
1	1	0

Моделювання мікросхеми на САПР MAX+PlusII:



Моделювання наносхеми на САПР QCADesigner:

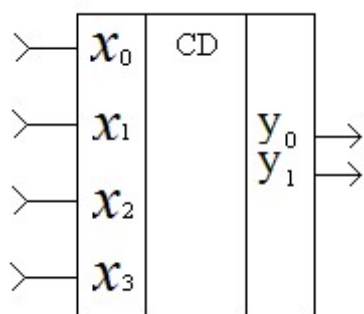


## 4.2.Комбінаційні мікро- та наносхеми

### Шифратор

Шифратор перетворює унітарний код вхідного  $m$ -розрядного числа, всі розряди якого, крім одного, дорівнюють логічному нулю, у бінарний код вихідного  $n$ -розрядного числа ( $m \leq 2^n$ ).

Умовне графічне позначення:



Логічні рівняння в булевому та мажоритарному базисах і таблиця істинності:

$$y_0 = x_1 \vee x_3,$$

$$y_1 = x_2 \vee x_3,$$

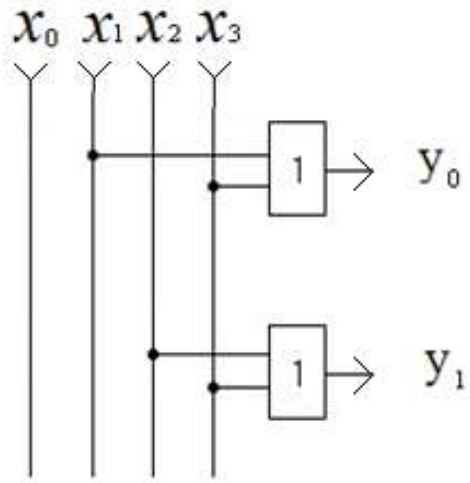
$$x_3 x_2 = x_3 x_1 = x_3 x_0 = \\ = x_2 x_1 = x_2 x_0 = x_1 x_0 = 0;$$

$$y_0 = \text{maj}(x_1, x_3, 1),$$

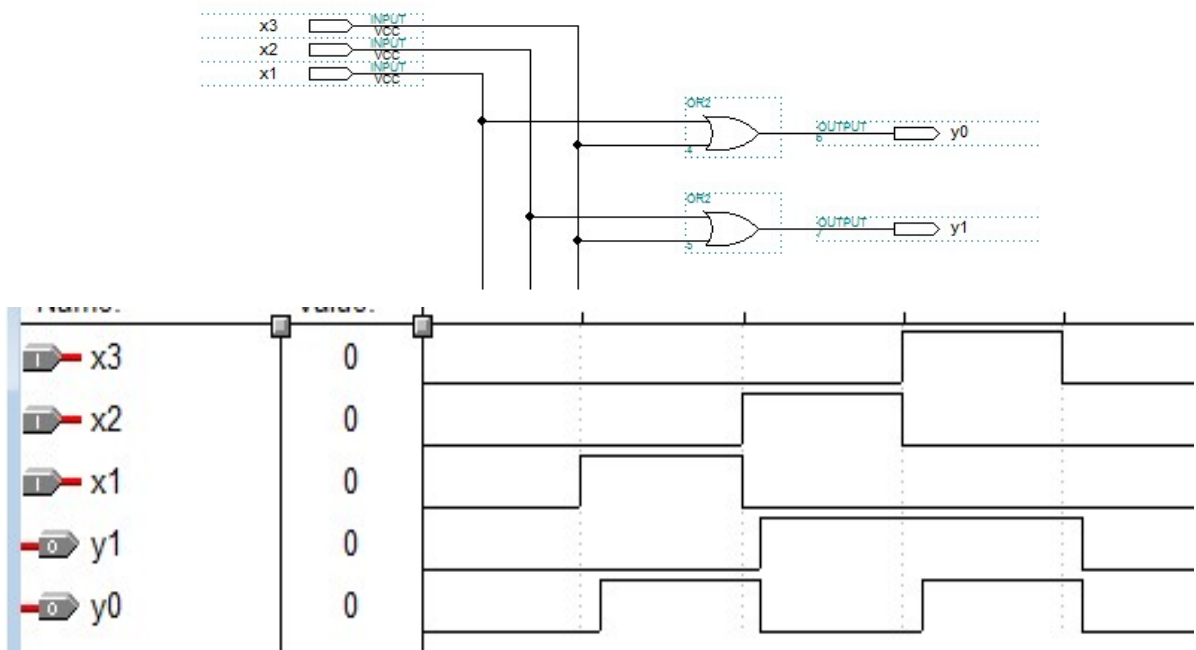
$$y_1 = \text{maj}(x_2, x_3, 1).$$

$x_3$	$x_2$	$x_1$	$x_0$	$y_1$	$y_0$
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1

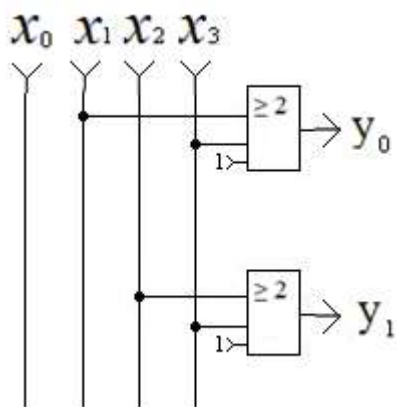
Мікросхема на логічних елементах:



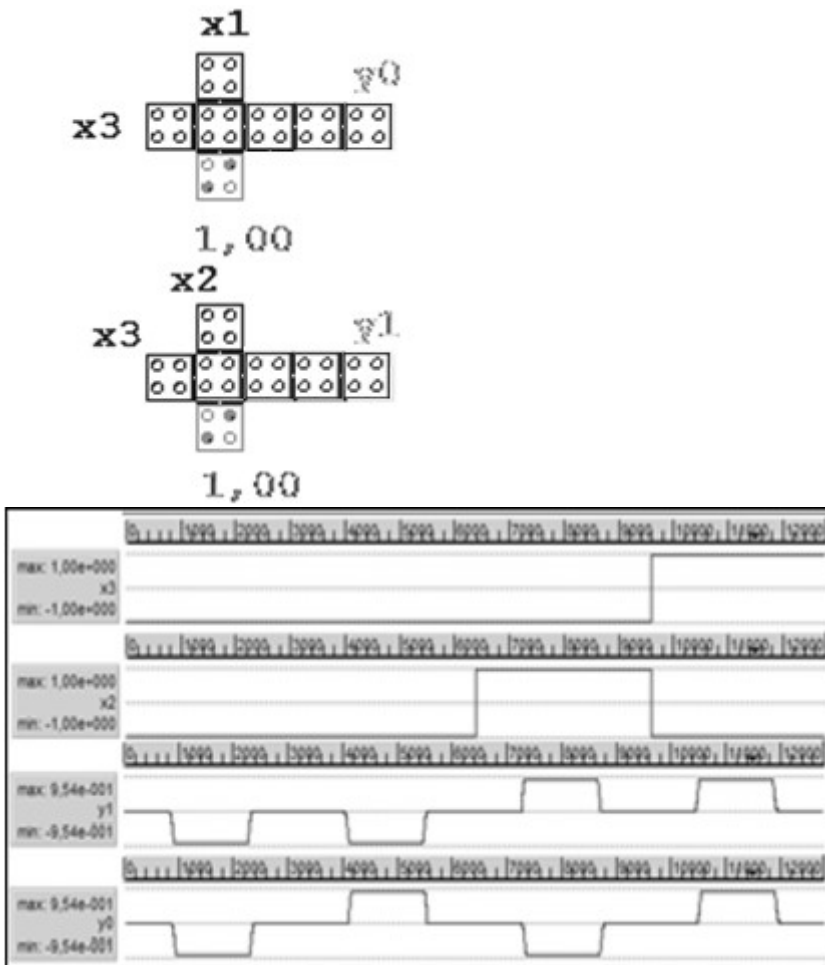
Моделювання мікросхеми на САПР MAX+PlusII:



Наносхема на мажоритарних елементах:



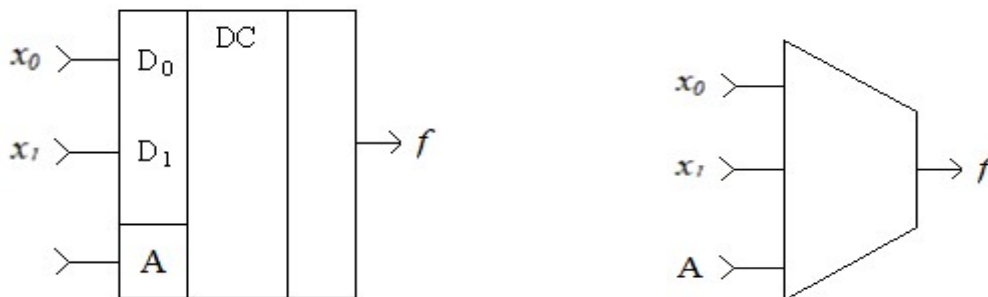
Моделювання наносхеми на САПР QCADesigner:



### Мультиплексор

Мультиплексор реалізує керовану передачу сигналів з декількох входів на один вихід.

Умовні графічні позначення мультиплексора ( $2 \rightarrow 1$ ):



Логічні рівняння в булевому та мажоритарних базисах і таблиця станів:

$$f = x_1 A \vee x_0 \bar{A};$$

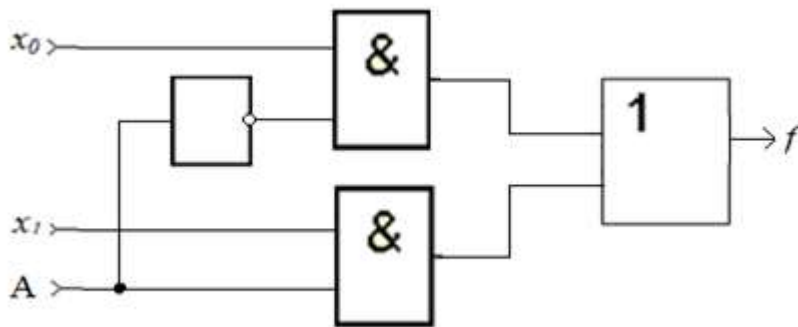
$$f = \text{maj}(\text{maj}(x_1, A, 0), \text{maj}(x_0, A, 0), 1).$$

$y_2$	$f$
-------	-----

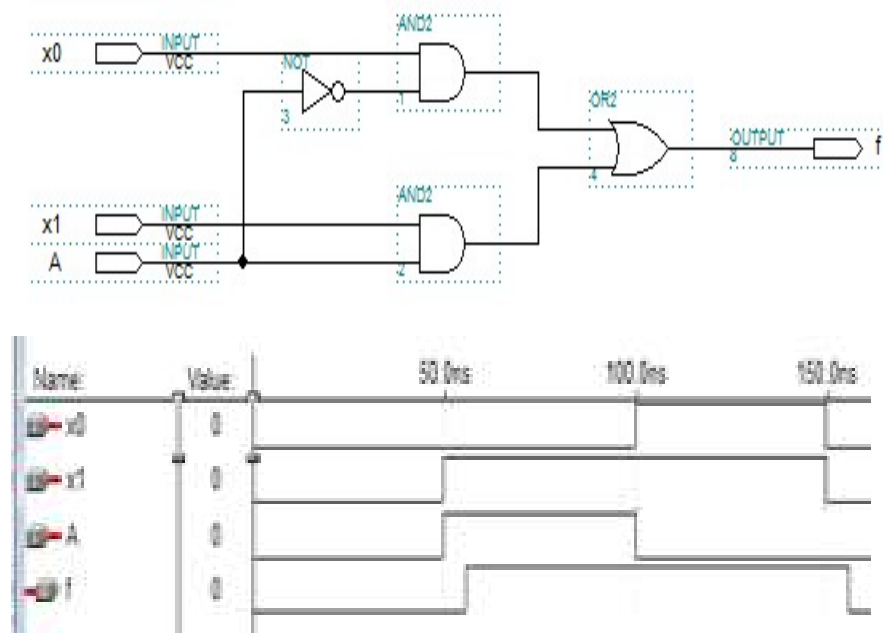
0	$x_0$
---	-------

1	$x_1$
---	-------

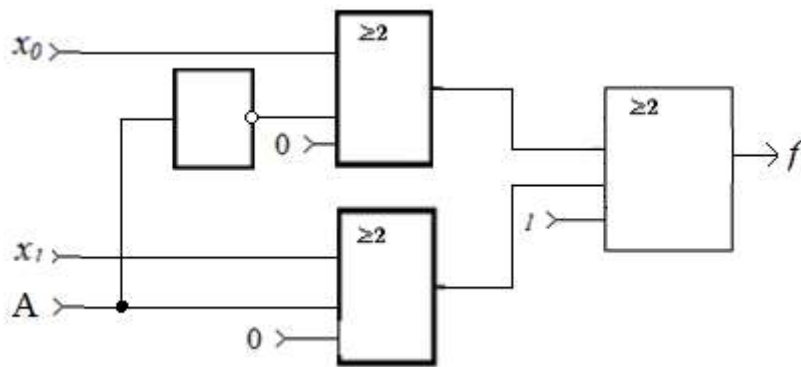
Мікросхема на логічних елементах:



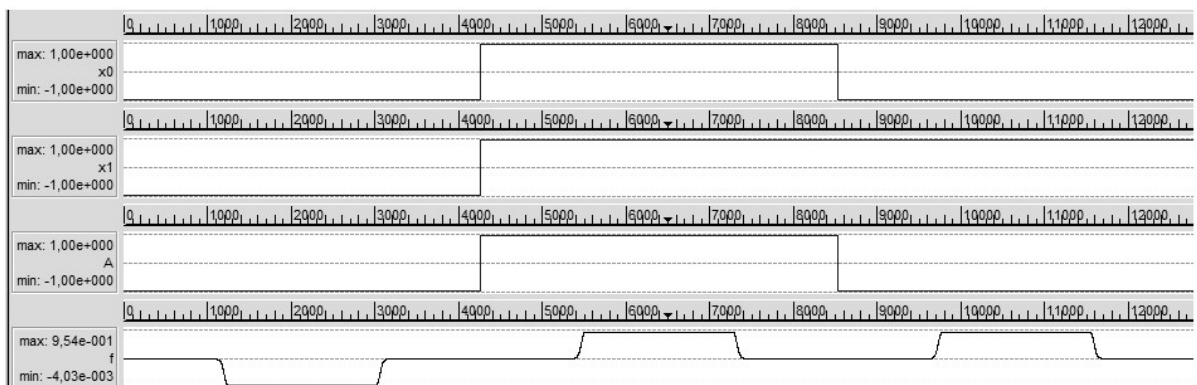
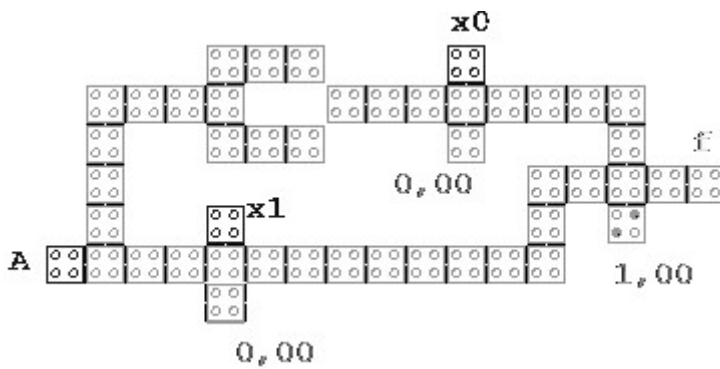
Моделювання мікросхеми на САПР MAX+PlusII:



Наносхема на мажоритарних елементах:



Моделювання наносхеми на САПР QCA Designer:



### 4.3. Послідовнісні мікро- та наносхеми

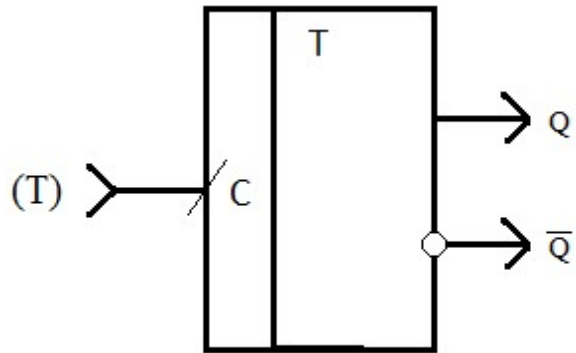
В послідовних схемах тригери виконують функцію запам'ятовування логічних станів.

#### T – тригер

T – тригер змінює вихідний стан по фронту імпульсу синхронізації *S*.

Умовне графічне позначення:





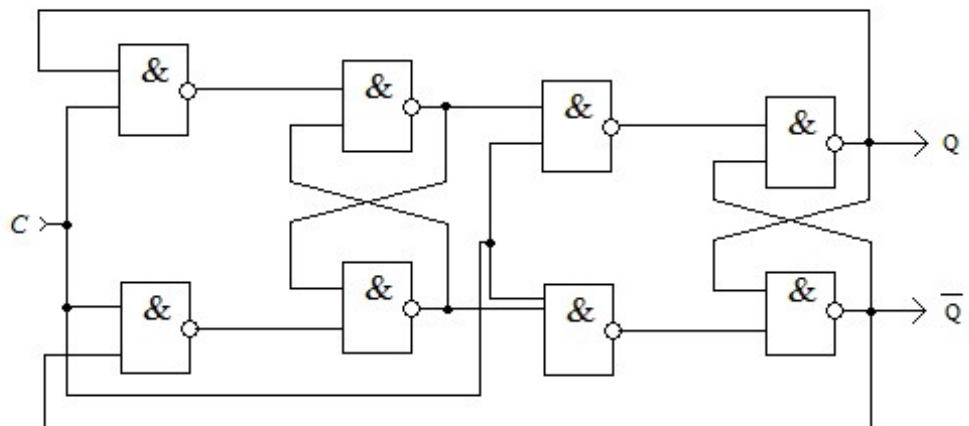
Логічні рівняння в булевому та мажоритарному базисах і таблиця істинності:

$$Q_t = C_{t-1} \overline{Q_{t-1}} \vee \overline{C_{t-1}} Q_{t-1};$$

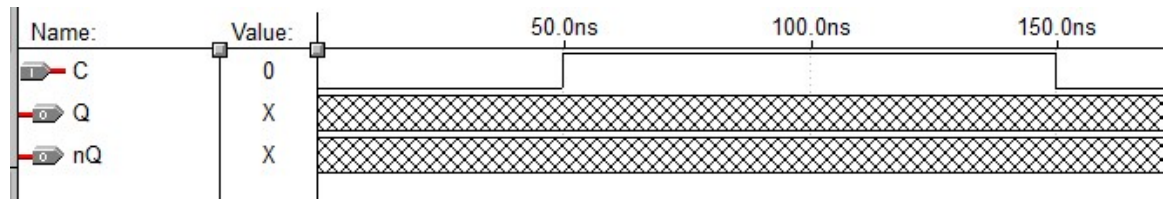
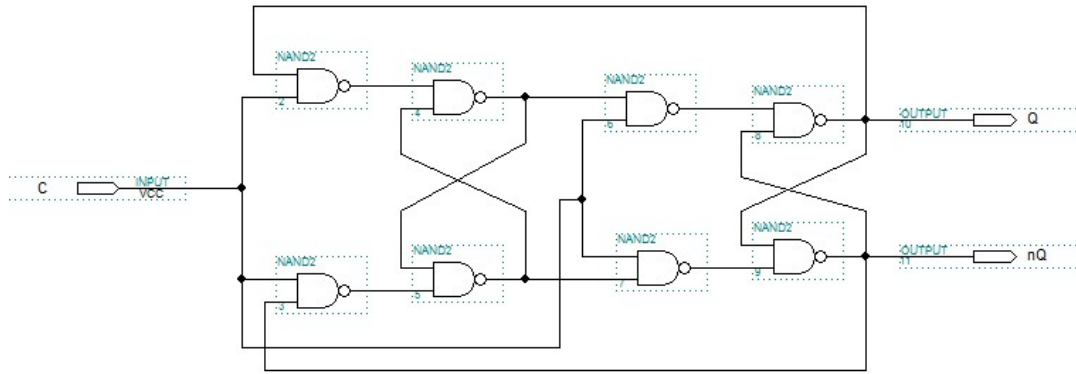
$$Q_t = \text{maj}(\text{maj}(C_{t-1}, \overline{Q_{t-1}}, 0), \text{maj}(\overline{C_{t-1}}, Q_{t-1}, 0), 1).$$

$C$	$Q_{t-1}$	$Q_t$
0	0	0
1	0	1
1	1	0
0	1	1

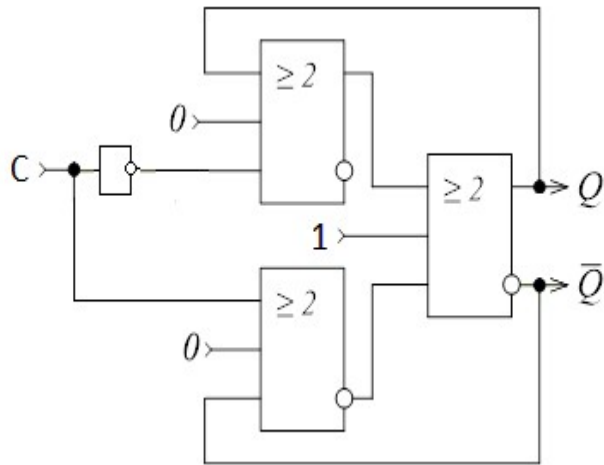
Мікросхема на логічних елементах І-НІ:



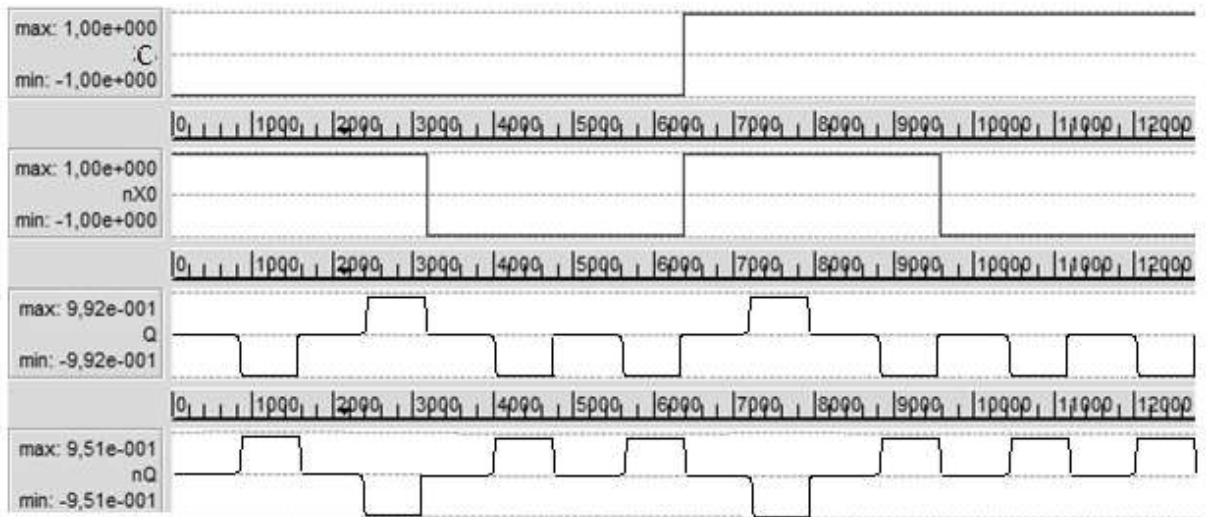
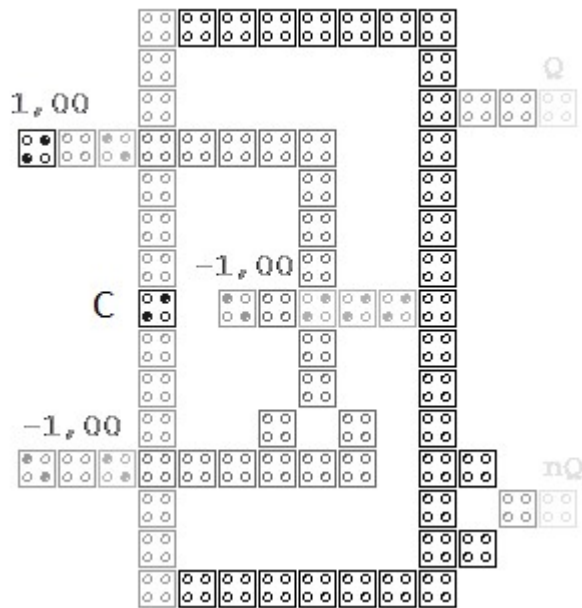
Моделювання мікросхеми на САПР МАХ+PlusII:



Наносхеми на універсальних мажоритарних елементах:



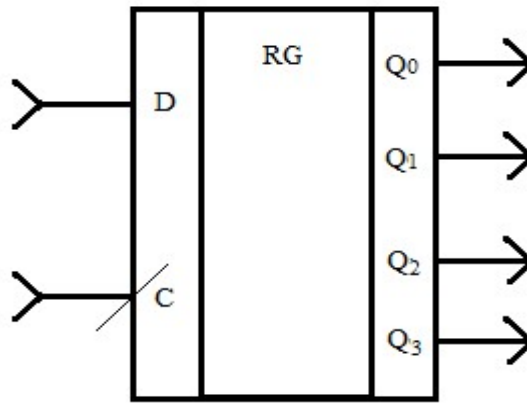
Моделювання наносхеми на САПР QCADesigner:



## Регістри

Послідовний (зсувний) регістр реалізує послідовний розряд за розрядом запис коду вхідного числа D.

Умовне графічне позначення:



Логічні рівняння в булевому та мажоритарному базисах і таблиця істинності:

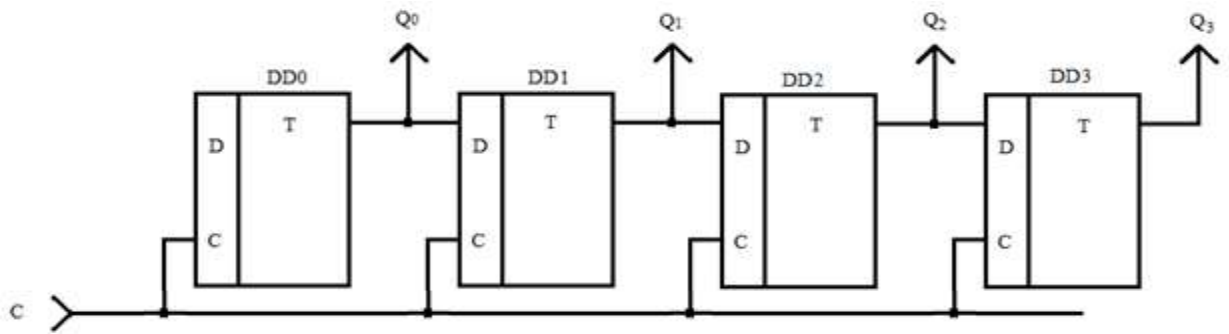
$Q_0 \rightarrow Q_1 \rightarrow Q_2 \rightarrow Q_3$  – зсув  
праворуч;

$Q_0 = CD \vee \bar{C}D, (CQ_0 \vee \bar{C}D) \rightarrow Q_1$  і  
т.д.;

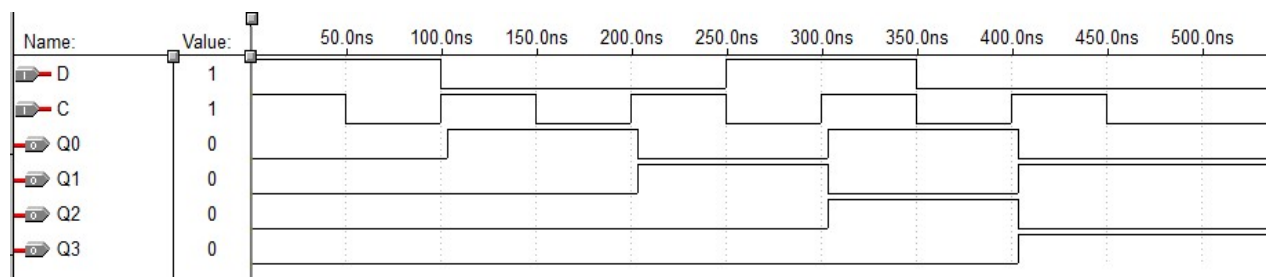
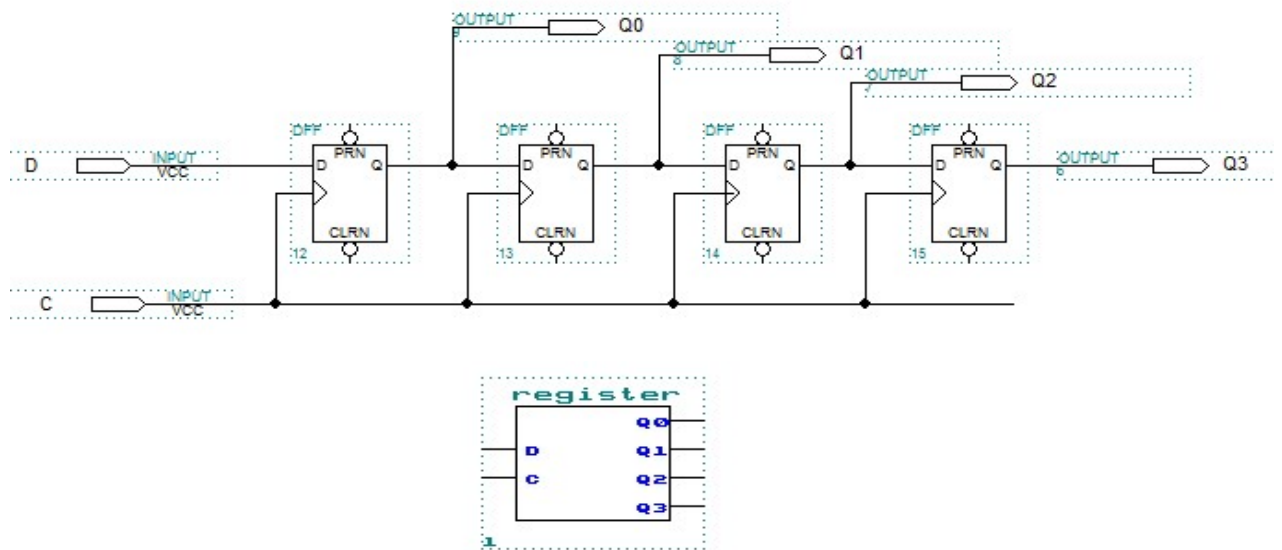
$\text{maj}(\text{maj}(C, D, 1, D, Q_0) \rightarrow Q_1$  і т.д.

D	$Q_0$	$Q_1$	$Q_2$	$Q_3$
0	0	0	0	0
1	0	1	0	0
0	1	0	1	0
1	0	1	0	1

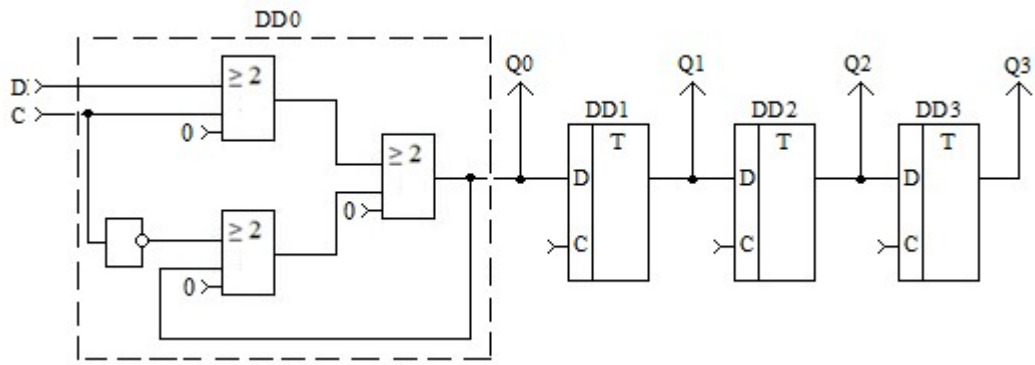
Мікросхема на  $D$  – тригерах :



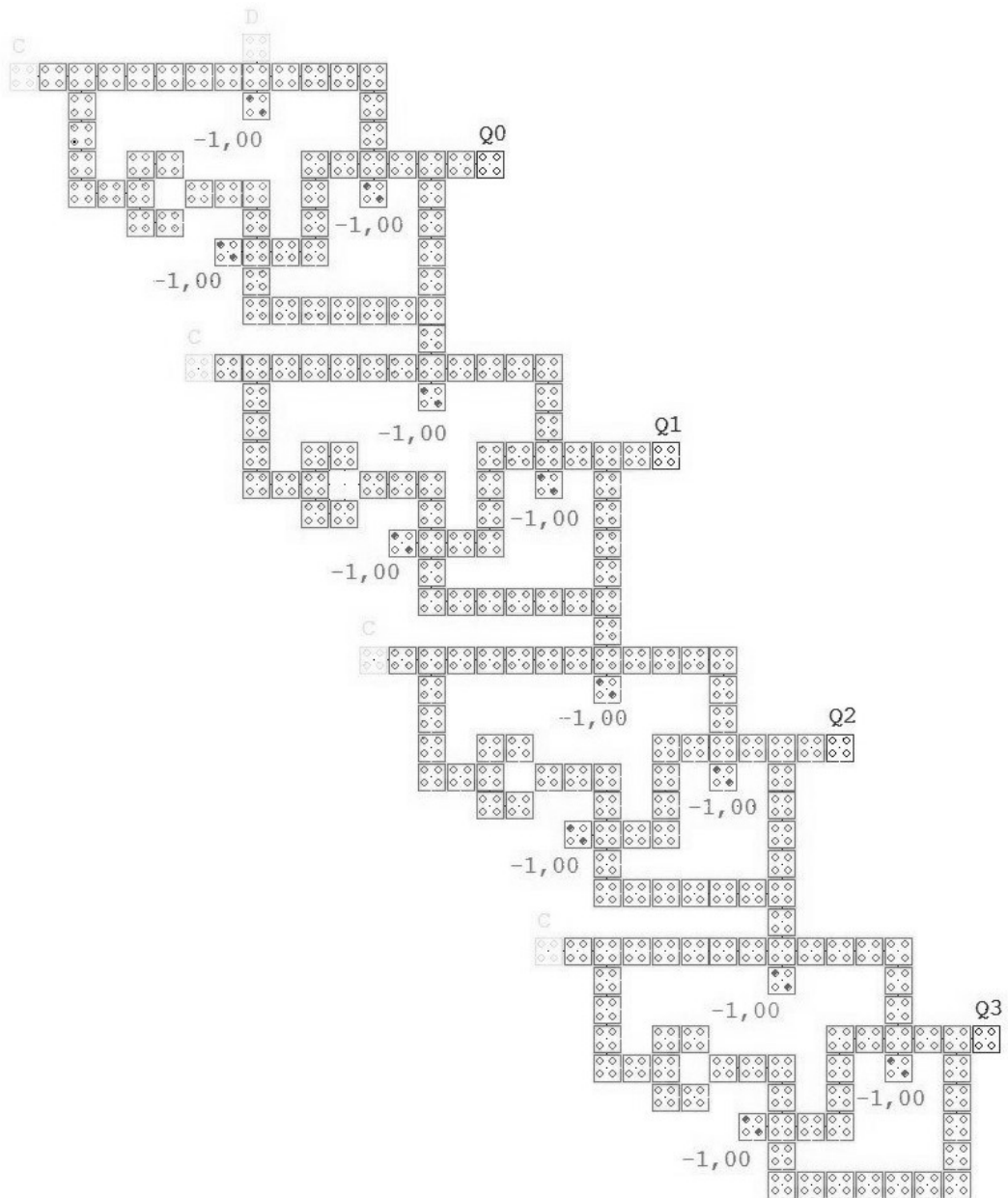
Моделювання мікросхеми на САПР MAX+PlusII:



Наносхема на мажоритарних елементах:



Моделювання наносхеми на САПР QCADesigner:



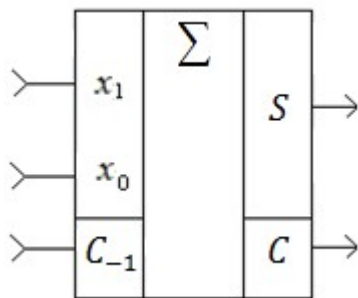


#### 4.4. Арифметико – логічні мікро – та наносхеми.

##### Однорозрядний суматор

Однорозрядний суматор реалізує арифметичне додавання  $S$  бінарних розрядів з переносами з молодшого розряду  $C_{-1}$  до старшого  $C$  розрядів.

Умовне графічне позначення:



Логічні рівняння в булевому та мажоритарному базисах і таблиця істинності:

$$S = \overline{x_1} \overline{x_0} C_{-1} \vee \overline{x_1} x_0 \overline{C_{-1}} \vee x_1 \overline{x_0} \overline{C_{-1}} \vee x_1 x_0 C_{-1} = (x_1 \oplus x_0) \oplus C_{-1},$$

$$C = x_1 x_0 \vee x_1 C_{-1} \vee x_0 C_{-1};$$

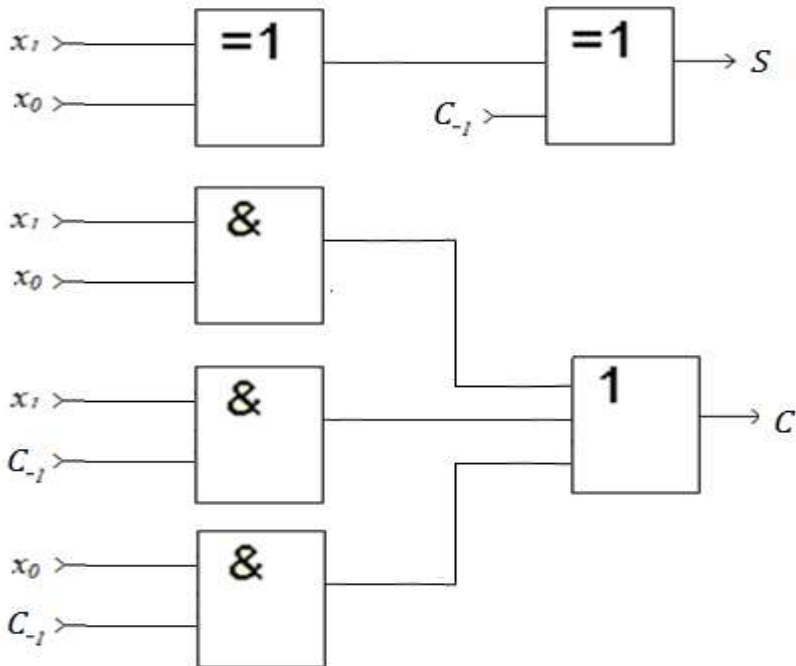
$$S = \text{maj}(\text{maj}(\overline{x_1}, x_0, C_{-1}), x_0, \text{maj}(\overline{x_1}, x_0, C_{-1})) \\ = \text{maj}(\text{maj}(\overline{x_1}, x_0, C_{-1}), x_1, C_{-1}),$$

$$C = \text{maj}(x_0, x_0, C_{-1}).$$

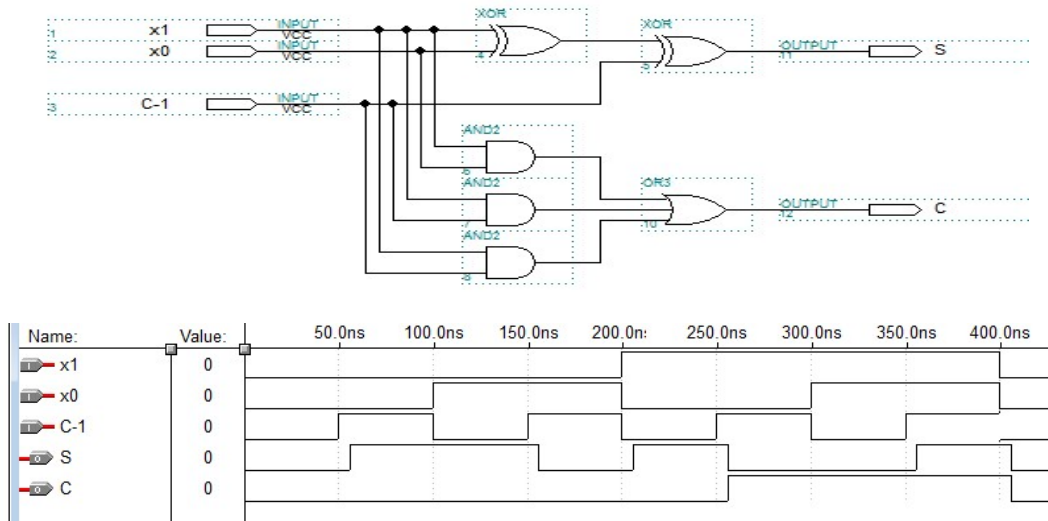
$x_1$	$x_0$	$C_{-1}$	$S$	$C$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0

0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Мікросхема на логічних елементах:

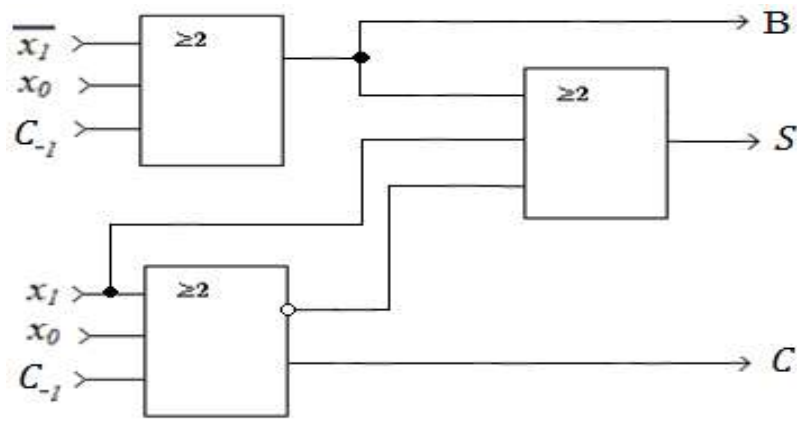


Моделювання мікросхеми на САПР MAX+PlusII:

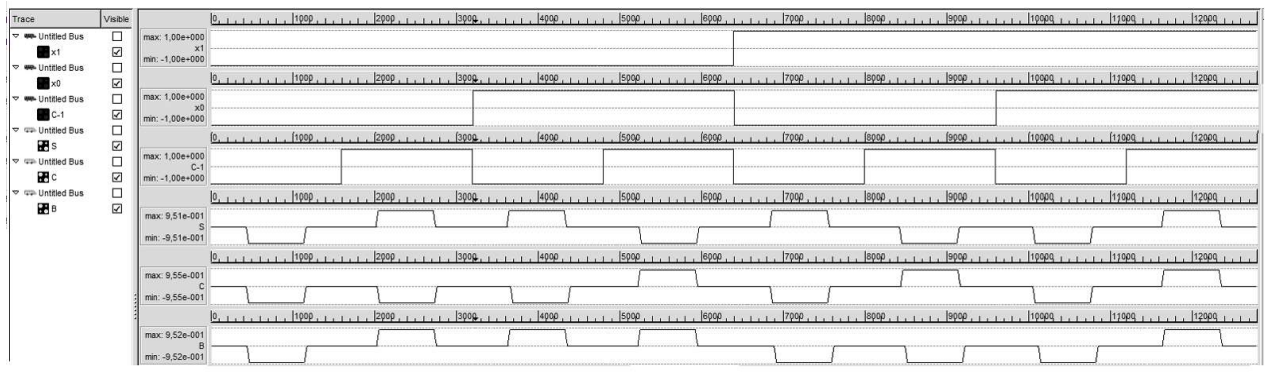
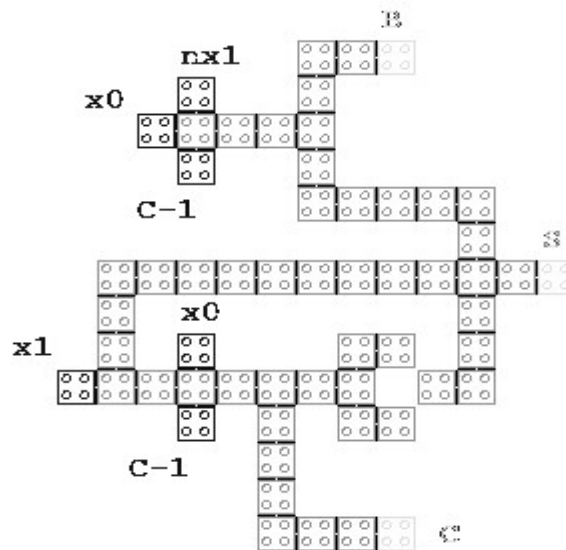


Наносхема на мажоритарних елементах:





Моделювання наносхеми на САПР QCAD:



Тут  $B$ - сигнал запозичення зі старшого розряду в наносхемі багаторозрядного суматора – віднімача:

$$B = \text{maj}(\bar{x}_1, x_0, C_{-1}), \quad S = \text{maj}(B, x_1, \bar{C}).$$

## РОЗДІЛ 5

### ОХОРОНА ПРАЦІ

Темою даного дипломного проекту є інформаційне забезпечення автоматизованого проектування мікро- та наноелектронних систем.

Так як, в нинішній час електронні схеми розробляються й моделюються за допомогою ПК, приміщення, де проводилася розробка проекту являє собою окрему кімнату загальною площею 32м<sup>2</sup> і дозволяє розмістити в ній 4 інженера (по 8 м<sup>2</sup> на одного чоловіка), обсяг 27 м<sup>3</sup> на одного інженера-розробника.

#### **5.1 Перелік небезпечних і шкідливих виробничих факторів діючих у робочій зоні**

Відповідно до ГОСТ 12.0.003-74(1999) інженер під час роботи у робочій зоні може знаходитися під впливом наступних небезпечних і шкідливих виробничих факторів:

- підвищена або понижена температура повітря в робочій зоні;
- підвищена або понижена температура поверхонь обладнання та матеріалів;
- низька освітленість робочої зони;
- підвищена або понижена вологість повітря;
- підвищена або понижена циркуляція повітря;
- підвищений рівень шуму на робочому місці;
- підвищений рівень електромагнітного випромінювання;
- підвищений рівень статичної електрики.

Підвищений рівень статичної електрики. Рівень напруженості електростатичних полів на робочому місці інженера не повинен перевищувати: за тривалістю впливу 1 година - 60 кВ / м, і до 9 годин - 20 кВ/м (ГОСТ 12.1.045-84 «Допустимі рівні напруженості електростатичних полів»). Поверхневий електростатичний потенціал не повинен перевищувати 500В. Підвищена або понижена вологість повітря; підвищена або понижена циркуляція повітря. Відповідно до ГОСТ 12.1.005-88(1998) про «Загальні Санітарно-гігієнічні Вимоги до Повітря робочої зони» у виробничих

приміщеннях при виконанні робіт з більш високим емоційним навантаженням, оптимальні значення температури повітря в 22-24 С і відносної вологості в 60 - 40% мають бути збережені, разом з циркуляцією повітря швидкістю не більше 0,1 м/с. Підвищений рівень шуму. Основні характеристики і граничні рівні шуму на робочих місцях, визначені у ДСН 3.3.6.037-99 "ССБТ. Шум. Загальні вимоги безпеки ». Прийнятний рівень звукового тиску (SPL) для аналітичних та вимірювальних робіт становить 60 дБА. Низька освітленість робочої зони. Робота з електричними приладами вимірювання належить класу V зорової роботи - висока точність. Відповідно до СНП 23-05-95 для цього типу роботи рівень штучного освітлення унормований такими характеристиками: комплексне освітлення - 300-400 лк (у тому числі в загальній складності 200 люкс); в загальній системі освітленості 200-300 лк. ВДТ на основі електронно-променевої трубок є джерелом декількох видів електромагнітного випромінювання, зокрема мікрохвиль нетеплової інтенсивності. Експериментальне дослідження характеру й інтенсивності випромінювань ВДТ (при якому визначався вплив електромагнітних випромінювань на користувача при тривалій роботі) показало, що рівні опромінення в ультрафіолетовій, інфрачервоній і видимій областях спектра виявилися нижче припустимих значень.

## **5.2 Технічні та організаційні заходи по зменшенню рівня впливу небезпечних та шкідливих виробничих факторів**

Небезпечні та шкідливі фактори, що перераховані вище, так чи інакше впливають на самопочуття людини, що призводить до зниження продуктивності її праці. Заходами щодо зниження впливу шкідливих факторів можуть бути:

для підвищеного рівню статичної електрики: при підвищеному рівні напруженості електростатичного поля час роботи повинен бути скорочений, також повинен використовуватися захисний екран з тонкої сітки або скла, який

приймає на себе електростатичний заряд, також людина не повинна бути розташована на відстані 5 -10 см від екрану монітора, тому що рівень інтенсивності може досягати 140 В / м для електричних компонентів, що значно перевищує допустимі значення ДСанПіН 3.3.2-007-98;

до несприятливого мікроклімату: потрібно дотримуватись правил і норм, зазначених в ГОСТ 12.1.005-88(1998) про «Загальні Санітарно-гігієнічні Вимоги до Повітря робочої зони»; до підвищеного рівню запиленості робочої зони: необхідно часто робити вологе прибирання робочої зони; до підвищеного рівню шуму: зниження рівня шуму на шляху його поширення (за допомогою місцевої і загальної звукоізоляції, шумових екранів і поглинаючих фільтрів); до низької освітленості робочої зони: буде ретельно розглянуто в наступному пункті (див. нижче); в цілому: раціоналізація робочого часу і часу відпочинку (додаткові перерви);

### **5.2.1 Вимоги до температури повітря в робочій зоні**

Згідно з ГОСТ 12.1.005-88 (1998) про «Загальні Санітарно-гігієнічні Вимоги до Повітря робочої зони» у кабінах, на пультах і постах керування технологічними процесами, в залах обчислювальної техніки та інших виробничих приміщеннях при виконанні робіт операторського типу, пов'язаних з нервово-емоційною напругою, повинні дотримуватися оптимальні величини температури повітря 22-24 ° С.

Вимоги до температури повітря на робочому місці

Табл 5.2.1

Період року	Оптимальна	Допустимі границі
Холодний	22 - 24°С	18 - 25

Теплий	23 - 25°C	28 - 20
--------	-----------	---------

Температура повітря в робочій зоні, виміряна на різній висоті і в різних ділянках приміщень, не повинна виходити протягом зміни за межі оптимальних величин, зазначених у табл. 2.1 для окремих категорій робіт.

### **5.2.2 Вимоги до температури поверхонь обладнання та матеріалів**

Згідно з ГОСТ 12.1.005-88 (1998) про «Загальні Санітарно-гігієнічні Вимоги до Повітря робочої зони» при забезпеченні оптимальних показників мікроклімату температура внутрішніх поверхонь конструкцій, що обгороджують робочу зону (стін, підлоги, стелі та ін), або пристроїв (екранів і т.п.), а також температура зовнішніх поверхонь технологічного обладнання або огорожувальних його пристроїв не повинні виходити більш ніж на 2 ° С за межі оптимальних величин температури повітря, встановлених в табл. 2.1 для окремих категорій робіт. При температурі поверхонь конструкцій нижче або вище оптимальних величин температури повітря робочі місця повинні бути віддалені від них на відстань не менше 1 м.

При забезпеченні допустимих показників мікроклімату температура внутрішніх поверхонь конструкцій, що обгороджують робочу зону (стін, підлоги, стелі та ін), або пристроїв (екранів і т.п.) не повинна виходити за межі допустимих величин температури повітря, встановлених в табл. 2.1

При забезпеченні оптимальних і допустимих показників мікроклімату в холодний період року слід застосовувати засоби захисту робочих місць від радіаційного охолодження від застлених поверхонь віконних прорізів, у теплий період року - від потрапляння прямих сонячних променів.

Інтенсивність теплового опромінення працюючих від нагрітих поверхонь технологічного устаткування, освітлювальних приладів, інсоляції на

постійних і непостійних робочих місцях не повинна перевищувати  $35 \text{ Вт} / \text{м}^2$  при опроміненні 50% поверхні тіла і більше,  $70 \text{ Вт} / \text{м}^2$  - При величині опромінюваної поверхні від 25 до 50% і  $100 \text{ Вт} / \text{м}^2$  - При опроміненні не більше 25% поверхні тіла.

При наявності теплового опромінення температура повітря на постійних робочих місцях не повинна перевищувати зазначені в табл. 1 верхні межі оптимальних значень для теплого періоду року, на непостійних робочих місцях - верхні межі допустимих значень для постійних робочих місць.

### **5.2.3 Низька освітленість робочої зони. Вимоги до освітлення**

Мінімальна освітленість встановлюється залежно від характеру зорової роботи за найменшим розміром об'єкта розрізнення, контрастом об'єкта з фоном і характеристикою фону. Враховується система робочого освітлення (загальне або комбіноване) та джерела світла (лампи розжарювання або газорозрядні).

Правила вимагають освітлення робочого місця інженера на поверхні столу в зоні робочих документів на рівні 300 - 500 люкс. Місцеве освітлення не повинно мати яскраві відблиски на поверхні екрана або робити його яскравість більше 300 лк.

Як штучних джерел світла використовуються люмінесцентні лампи, їх переваги: ефективність, тривалий цикл життя, рівномірне освітлення в полі зору, спектр їх освітлення максимально наближений до природного світла.

Розрахунок рівня освітленості робочого місця означає вибір системи освітлення, розрахунок необхідної кількості ламп, їх тип і місце розташування. У приміщенні ми будемо використовувати загальні системи штучного освітлення з використанням джерел світла, що в цілому є лампами освітлення. Зазвичай використовуються люмінесцентні лампи типу ЛП071-4x18-571/Мілано з рівнем освітлювання менше 70 ( $R \geq 70$ ), в якості світильника -

тип УСП-35-4x18 з режимом плавного регулювання яскравості.

В.2.5-28-2006 «Природне і штучні освітлення». Збереження людської здатності бачення і стан його нервової системи значною мірою залежить від освітлення.

У кімнаті, де розташоване робоче місце інженера, використовується комплекс освітлення, тобто поєднання природного і штучного освітлення. Природним освітленням є світло, що приходить через бічні вікна. Штучне освітлення використовується, коли не вистачає природного світла. Тип світильника: підвісний світильник растровий для громадських приміщень ЛП071-4x18-571/Мілано з умовним номером групи 1.

Ми будемо використовувати метод потоку світла для розробки системи штучного освітлення, тому що ми будемо розраховувати рівномірне загальне освітлення освітлюваної кімнати в горизонтальній площині. Висота приміщення:

$$H = 3 \text{ м};$$

Висота поверхні стола:

$$hs = 0.8 \text{ м};$$

Висота плафона:

$$hh = 0.1 \text{ м}$$

Знайдемо висоту плафона над робочою поверхнею:

$$b = H - hs - hh;$$

$$b = 3 - 0.8 - 0.1 = 2.1 \text{ м};$$

(7.1)

Ширина кімнати:

$$A = 4 \text{ м}$$

Довжина кімнати:

$$B = 8 \text{ м}$$

Розрахунок площі освітлення:

$$S = A \times B;$$

(7.2)

$$S = 4 \times 8 = 32 \text{ м}^2;$$

Отже індекс приміщення:

$$i = Sb \times (A+B);$$

(7.3)

$$i = 322.1 \times 4 + 8 = 1.26;$$

Коефіцієнт відбиття від стелі становить 70%, від стіни на 50% і 10% - від підлоги.

Вибір характеристик ламп: лампи типу ЛЕЦ (754), напруга  $110 + / - 11\text{V}$ , життєвий цикл -5200 годин, освічування після 100 годин експлуатації 400 лм.

Особливості даної лампи:

довжина:  $LL = 625 \text{ мм}$ ,

товщина:  $Wl = 625 \text{ мм}$ ,

висота: 100 мм

чотири лампи ЛЕЦ (754) від 18 Вт потужності кожна. Таким чином, світловий потік:

$$\text{Ц} = 4000 \text{ лм};$$

Враховуючи індекс приміщення, всі коефіцієнти відображення і тип світильника знаходимо коефіцієнт світлового потоку:

$$\eta = 40;$$



Коефіцієнт затінення:

$$K_{sh} = 1.4$$

Коефіцієнт затемнення заданої кімнати з зазначеним робочим місцем інженера:

$$K_y = 0.9;$$

Коефіцієнт зміни освітлення:

$$Z = 1.3;$$

Кількість люмінесцентних ламп у світильнику:

$$n = 4;$$

Освітлення:

$$E = 300 \text{ лк};$$

Знайдемо необхідну кількість світильників:

$$N_c = 100 \times E \times S \times K_z \times Z_{ni} \times \Phi \times \eta \times K_y;$$

(7.4)

$$N_c = 100 \times 300 \times 32 \times 1.4 \times 1.34 \times 4000 \times 40 \times 0.9 = 3.97;$$

Як ми можемо судити з розрахунків, необхідно  $N = 4$  світильників типу ЛГ1071-4x18-57 для дфної кімнаті з персональним комп'ютером (ПК).

При розміщенні світильників з люмінесцентними лампами, лампи поміщаються в ряд - паралельними рядами або до віконної рами.

Перш ніж розробляти системи штучного освітлення в кімнаті, ми повинні перевірити реальне освітлення в ній від 4 світильників:

$$E_r = N_c \times n_i \times \Phi \times \eta \times K_y 100 \times S \times K_z \times Z ;$$

(7.5)

$$E_r = 4 \times 2 \times 3000 \times 40 \times 0.9 100 \times 32 \times 1.4 \times 1.3 = 340 \text{ лк};$$

Отже ми отримали реальну освітленість кімнати, яка показує рекомендований рівень освітлення.

#### **5.2.4 Вимоги до вологості повітря**

Згідно з ГОСТ 12.1.005-88 (1998) про «Загальні Санітарно-гігієнічні Вимоги до Повітря робочої зони» параметри мікроклімату можуть мінятися в широких межах, тоді як необхідною умовою життєдіяльності людини є підтримка постійності температури тіла завдяки терморегуляції, тобто здібності організму регулювати віддачу тепла в оточуючу середовище. Принцип нормування мікроклімату – створення оптимальних умов для теплообміну тіла людини з навколишнім середовищем.

Обчислювальна техніка є джерелом істотних тепловиділень, що може привести до підвищення температури і зниження відносної вологості в приміщенні. В приміщеннях, де встановлені комп'ютери, повинні дотримуватися певні параметри мікроклімату. В санітарних нормах встановлені величини параметрів мікроклімату, що створюють комфортні умови. Ці норми встановлюються залежно від пори року, характеру трудового процесу і характеру виробничого приміщення (див. табл. 7.2) .

Об'єм приміщень, в яких розміщені працівники обчислювальних центрів, не повинен бути меншим  $19,5\text{м}^3/\text{людина}$  з урахуванням максимального числа одночасно працюючих в зміну. Норми подачі свіжого повітря в приміщення, де розташовані комп'ютери, приведені в табл. 7.2.

## Параметри мікроклімату для приміщень, де встановлені комп'ютери

Таблиця 5.2

Період	Оптимальні умови	Граничні умови
Холодний	40 - 60 %	40 - 75%
Теплий	40 - 60 %	40 - 75%

### 5.2.5 Вимоги до циркулювання повітря

Згідно з ГОСТ 12.1.005-88 (1998) про «Загальні Санітарно-гігієнічні Вимоги до Повітря робочої зони» для забезпечення комфортних умов використовуються як організаційні методи (раціональна організація проведення робіт залежно від пори року і доби, чергування праці і відпочинку), так і технічні засоби (вентиляція, кондиціонування повітря, опалювальна система).

Вимоги до швидкості руху повітря для приміщень, де встановлені комп'ютери

Таблиця 5.3

Період року	Величина
Холодний	до 0,1м/с
Теплий	0,1.0,2м/с

Норми подачі свіжого повітря в приміщення, де розташовані комп'ютери

Характеристика приміщення	Об'ємна витрата свіжого повітря, що подається в приміщення, м <sup>3</sup> /на одну людину в годину
Об'єм до 20м <sup>3</sup> на людину	Не менше 30
20.40 м <sup>3</sup> на людину	Не менше 20
Більше 40м <sup>3</sup> на людину	Природна вентиляція

### 5.2.6 Вимоги до рівня шуму

В Україні і в міжнародній організації зі стандартизації застосовується принцип нормування шуму на основі граничних спектрів (граничні допустимих рівнів звукового тиску) в октавних смугах частот.

Граничні величини шуму на робочих місцях регламентуються ГОСТ 12.1.003-86. В ньому закладено принцип встановлення певних параметрів шуму, виходячи з класифікації приміщень за їх використання для трудової діяльності різних видів.

Допустимі рівні звукового тиску в октавних смугах частот та еквівалентні рівні звуку на робочих місцях слід вибирати згідно з табл. 7.5

В нормах передбачаються диференційовані вимоги до допустимості рівнів шуму в приміщеннях різного призначення в залежності від характеру праці в них. Шум вважається допустимим, якщо вимірювані рівні звукового тиску у всіх октавних смугах частот нормованого діапазону (63—8000 Гц) будуть нижчі, ніж значення, котрі визначаються граничним спектром. ]

Використовується також принцип нормування, котрий базується на регламентуванні рівня звуку в дБА, котрий вимірюється при ввімкненні

коректованої частотної характеристики А шумоміра В цьому випадку здійснюється інтегральна оцінка всього шуму, на відміну від спектральної.

Допустимі спектри рівнів звукового тиску

Таблиця 5.5

Рівень звуку І еквівалентний рівень звуку, дБА	63	125	250	500	1000	2000	4000	8000
Рівень звукового тиску, дБ, в октавних смугах Із середньгеометричними частотами, Гц	71	61	54	49	45	42	40	38

Рівень шуму на робочому місці математиків-програмістів і операторів відеоматеріалів не повинен перевищувати 50дБ, а в залах обробки інформації на обчислювальних машинах - 65дБ. Для зниження рівня шуму стіни і стеля приміщень, де встановлені комп'ютери, можуть бути фанеровані звукопоглинальними матеріалами. Рівень вібрації в приміщеннях обчислювальних центрів може бути понижений шляхом встановлення устаткування на спеціальні віброізолятори.

### **5.2.7 Вимоги до рівня електромагнітного випромінювання та заходи щодо його зниження**

Допустимі рівні електромагнітного поля (ЕМП) на робочих місцях при роботі з джерелами електромагнітних випромінювань (ЕМВ) установлюються відповідно до вимог ГОСТу 12.1.006-84 ССБТ "Электромагнитные поля радиочастот. Допустимые уровни на рабочих местах и требования к проведению контроля на рабочих местах", що поширюється на діапазони частот 60 кГц - 300 ГГц.

У ближній зоні, яка має фізичне значення при частотах до 300 МГц, нормуються напруженості електричної і магнітної складових полів.

У дальній зоні в діапазоні частот 300 МГц - 300 ГГц, у якому, як правило, і перебуває персонал, що обслуговує джерела ЕМВ із довжиною хвилі менше метра, нормується густина потоку енергії та енергетичне навантаження.

У діапазоні частот 60 кГц — 300 МГц гранично допустима напруженість ЕМП на робочих місцях протягом робочого дня не може перевищувати наступних значень.

для електричних полів:

f, МГц 0,06-3 3-30 30-50 50-300

E, В/м 50 20 10 5

для магнітних полів:

f, МГц 0,06-1,5 30-50

H, А/м 5 0,3

У випадках, коли час впливу ЕМП на персонал не перевищує 50% тривалості робочого дня, допускаються рівні, вищі зазначених, але не більше ніж удвічі.

Гранично допустимі значення ГПЕ ЕМП у діапазоні частот 300 МГц - 300 ГГц на робочих місцях для персоналу слід визначати, виходячи з гранично допустимого енергетичного навантаження ЕНГДР на організм і часу впливу T.

Вибір того чи іншого способу захисту від дії електромагнітних випромінювань залежить від робочого діапазону частот, характеру виконуваних робіт, напруженості та щільності потоку енергії ЕМП, необхідного ступеня захисту.

До заходів щодо зменшення впливу на працівників ЕМП належать: організаційні, інженерно-технічні та лікарсько-профілактичні.

Організаційні заходи здійснюють органи санітарного нагляду. Вони проводять санітарний нагляд за об'єктами, в яких використовуються джерела електромагнітних випромінювань.

Інженерно-технічні заходи передбачають таке розташування джерел ЕМП, яке б зводило до мінімуму їх вплив на працюючих, використання в умовах виробництва дистанційного керування апаратурою, що є джерелом випромінювання, екранування джерел випромінювання, застосування засобів індивідуального захисту (халатів, комбінезонів із металізованої тканини, з виводом на заземлюючий пристрій). Для захисту очей доцільно використовувати захисні окуляри ЗП5-90. Скло окулярів вкрито напівпровідниковим оловом, що послаблює інтенсивність електромагнітної енергії при світлопропусканні не нижче 75%.

Взагалі, засоби індивідуального захисту необхідно використовувати лише тоді, коли інші захисні засоби неможливі чи недостатньо ефективні: при проходженні через зони опромінення підвищеної інтенсивності, при ремонтних і налагоджувальних роботах в аварійних ситуаціях, під час короткочасного контролю та при зміні інтенсивності опромінення. Такі засоби незручні в експлуатації, обмежують можливість виконання трудових операцій, погіршують гігієнічні умови.

### **5.2.8 Вимоги до рівня електростатичного поля**

Заряди статичної електрики на робочому місці, де знаходиться електронне обладнання, можуть виникати на незаземлених металевих і діелектричних поверхнях устаткування, на покриттях підлоги, на панелях стін. Крім ушкоджень електронних компонентів, існують розряди статичної електрики, що виникають між іншими інженерами - програмістами й елементами устаткування, що викликають болючі відчуття, створюють нервозну обстановку, можуть привести до втрати працездатності, зниженню

продуктивності праці. Тривалий вплив статичної електрики є причиною ряду захворювань.

Гранично припустима напруженість електростатичного поля ( $E_{\text{доп}}$ ) на робочому місці інженера - програміста не перевищує: при тривалості ( $t$ ) впливу, рівному 1 ч – 60 кВ/м, 9 ч – 20 кВ/м .

### **5.3 Пожежна та вибухова безпека в робочій зоні**

#### **5.3.1 Пожежна безпека**

Всі норми пожежної безпеки описані в ГОСТ 12.1.004-91(1996). Є й інші положення про пожежо-і вибухобезпеки. Пожежа в будівлі може призвести до несприятливих наслідків (збитків майну, смерть і т.д.) з пожежної безпеки системи повинні бути забезпечені пожежезастережним та протипожежним захистом, включаючи організаційні та технічні заходи.

Згідно закону України “Про пожежну безпеку” власники підприємств, установ та організацій або уповноважені ними органи (далі - власники), а також орендарі зобов'язані:

- розробляти комплексні заходи щодо забезпечення пожежної безпеки, впроваджувати досягнення науки і техніки, позитивний досвід;
- відповідно до нормативних актів з пожежної безпеки розробляти і затверджувати положення, інструкції, інші нормативні акти, що діють у межах підприємства, установи та організації, здійснювати постійний контроль за їх додержанням;
- забезпечувати додержання протипожежних вимог стандартів, норм, правил, а також виконання вимог приписів і постанов органів державного пожежного нагляду;
- організовувати навчання працівників правилам пожежної безпеки та пропаганду заходів щодо їх забезпечення;
- у разі відсутності в нормативних актах вимог, необхідних для забезпечення пожежної безпеки, вживати відповідних заходів, погоджуючи їх



з органами державного пожежного нагляду;

- утримувати в справному стані засоби протипожежного захисту і зв'язку, пожежну техніку, обладнання та інвентар, не допускати їх використання не за призначенням;

- створювати у разі потреби відповідно до встановленого порядку підрозділи пожежної охорони та необхідну для їх функціонування матеріально-технічну базу;

- подавати на вимогу державної пожежної охорони відомості та документи про стан пожежної безпеки об'єктів і продукції, що ними виробляється;

- здійснювати заходи щодо впровадження автоматичних засобів виявлення та гасіння пожеж і використання для цієї мети виробничої автоматики;

- своєчасно інформувати пожежну охорону про несправність пожежної техніки, систем протипожежного захисту, водопостачання, а також про закриття доріг і проїздів на своїй території;

- проводити службове розслідування випадків пожеж.

Обов'язки сторін щодо забезпечення пожежної безпеки орендованого майна повинні бути визначені у договорі оренди.

### **5.3.2 Вибухобезпека**

Відповідно до ГОСТ 12.1.010-76 параметри і властивостей, які характеризують небезпечні райони:

- спалах;
- концентрація і температура на межі запалення;
- температура самозаймання;
- нормальна швидкість поширення полум'я;
- мінімальний об'єм кисню, достатній для вибуху (окислювач);
- мінімальної енергії запалювання;
- чутливості до механічних впливів (удару і тертя).

- Основними факторами, що характеризують небезпеку вибуху, є:
- Максимальний тиск і температура вибуху;
- швидкість наростання тиску при вибуху;
- тиску у фронті ударної хвилі;
- дроблення і вибухові властивості вибухонебезпечного середовища.
- Небезпечні і шкідливі фактори, що впливають на працівників у результаті вибуху є:
- зона ударної хвилі, де тиск перевищує допустиме значення;
- пожежа;
- порушення конструкції, обладнання, комунікації, будівлі і споруди та їх масивні обломки;
- утворені при вибуху і (або) виділені з пошкодженого обладнання шкідливі речовини, вміст яких в робочій зоні перевищує гранично допустимі концентрації.
- дим;
- зниження концентрації кисню.

#### **5.4 Основні правила техніки безпеки, пожежної та вибухової безпеки**

У кожному приміщенні має бути призначений відповідальний за пожежну безпеку, вивішена на видному місці табличка із зазначенням його посади та прізвища.

Інструкція встановлює основні заходи щодо забезпечення пожежної безпеки у службових та конторських приміщеннях (офісах).

Вимоги інструкції є обов'язковими для усіх працюючих в приміщеннях.

Працівники службових і конторських приміщень зобов'язані дотримуватися вимог загальної об'єктової та даної інструкції про заходи пожежної безпеки.

До самостійної роботи допускаються працівники, які пройшли вступний протипожежний інструктаж та протипожежний інструктаж на робочому місці.

Засоби протипожежного захисту (пожежні крани, пожежна та охоронно-пожежна сигналізація, первинні засоби пожежогасіння тощо), які є у приміщеннях, слід утримувати в справному стані.

Усі працівники повинні вміти користуватись наявними вогнегасниками, іншими первинними засобами пожежогасіння та внутрішніми пожежними кранами, знати місце їх знаходження. Відстань від найбільш віддаленого місця приміщення до місця розташування вогнегасника не повинна перевищувати 20 м.

Кількість вогнегасників повинна відповідати Типовим нормам належності вогнегасників НАПБ Б.03.001, що затверджені наказом МНС України від 02.04.2004 року N 151 та зареєстровані в Міністерстві юстиції України 29 квітня 2004 року за N 554/9153 а саме:

#### **5.4.1 Правил безпеки перед початком роботи**

Потрібно Оглянути приміщення, робоче місце, переконатися у відсутності захащеності приміщення та евакуаційних проходів.

Перевірити стан електроприладів, особливу увагу звернути на відсутність пошкоджень проводки, штепсельних вилок і розеток, вимикачів. При виявленні порушень протипожежного режиму вжити заходів по їх усуненню.

#### **5.4.2 Правил безпеки під час роботи**

Меблі та обладнання мають розміщуватись таким чином, щоб забезпечувався вільний евакуаційний прохід до дверей виходу з приміщення (завширшки не менш 1 м). Евакуаційні шляхи та виходи необхідно постійно утримувати вільними, нічим не захащувати.

Електромережі, електроприлади і апаратура повинні експлуатуватись тільки у справному стані, з урахуванням вказівок та рекомендацій підприємств-виготовлювачів. У разі виявлення пошкоджень електромереж, вимикачів,

розеток та інших електроприладів, слід негайно відключити їх та прийняти необхідні заходи до приведення у пожежобезпечний стан.

Документи, папір та інші горючі матеріали слід зберігати на відстані не менш 1 м від електрощитів, електрозборок і електрокабелів, 0,5 від світильників та 0,25 м від приладів опалення.

### **5.4.3 Заборонено**

На робочому місці забороняється:

– влаштовувати тимчасові електромережі, застосовувати саморобні некалібровані плавкі вставки в запобіжниках, прокладати електричні проводи безпосередньо по горючій основі, експлуатувати світильники зі знятими ковпаками (розсіювачами), використовувати саморобні подовжувачі, які не відповідають вимогам Правил улаштування електроустановок.

– пристосовувати вимикачі, штепсельні розетки для підвішування одягу та інших предметів, обгортати електролампи і світильники, заклеювати ділянки електропроводки горючою тканиною, папером.

– використовувати побутові електрокипятильники, чайники і таке інше (окрім приміщень, спеціально відведених для цього), залишати без нагляду увімкненими в електромережу кондиціонери, комп'ютери, лічильні та друкарські машинки тощо.

– захищувати підступи до засобів пожежогасіння, використовувати пожежні крани, рукави і пожежний інвентар не за призначенням.

– зберігати документи, різні матеріали, предмети та інвентар у шафах (нішах) інженерних комунікацій.

– палити (крім спеціально відведених для цього адміністрацією місць, позначених написом "Місця для паління" та забезпечених урною чи попільницею з негорючого матеріалу).

– проводити зварювальні та інші вогневі роботи без оформлення відповідного дозволу, застосувати легкозаймісті рідини.

## РОЗДІЛ 6

### ОХОРОНА НАВКОЛИШНЬОГО СЕРЕДОВИЩА

#### **6.1 Вплив відходів комп'ютерної та електротехніки на навколишнє середовище.**

Швидкі зміни в технології, зміни в засобах звукозапису (магнітні стрічки, MP3), падіння цін, і заплановане старіння техніки призвели до швидкого зростання кількості електронних відходів в усьому світі.

Технічні рішення існують, але в більшості випадків потрібна корекція правової бази, системи збору, логістики тощо для того, щоб можна було перейти до технічного вирішення питання. Кожного року збирається близько 50 мільйонів тонн електронних відходів. Агентство охорони навколишнього середовища зазначає, що лише 15-20% електронних відходів йде на переробку, решта з цієї електроніки надходить безпосередньо на звалища і сміттєспалювальні заводи.

Електронні відходи містять не тільки небезпечні, але й цінні та рідкісні матеріали. У відходах складної електроніки можна знайти до 60 хімічних елементів. У Сполучених Штатах, за оцінками, джерелом майже 70% всіх важких металів на звалищах є відходи з електроніки.

Найбільш швидке зростання кількості електронних пристроїв спостерігається в країнах, що розвиваються (в першу чергу Китай, Індія, країни Латинської Америки). І ця динаміка не може не викликати побоювань, особливо якщо врахувати, що в цих країнах практично не займаються утилізацією відпрацьованої електроніки. Так вже зараз у Китаї щорічно на звалища потрапляє 500 тис. т холодильників, 1,3 млн т телевізорів і 300 тис. т персональних комп'ютерів. В Індії – 275 тис. т холодильників, 275 тис. т телевізорів та 56,4 тис. т комп'ютерів.

Прогнозується, що у 2020 р. електронні відходи від старих комп'ютерів в порівнянні з рівнем 2007 р. збільшаться на 200–400 % в Китаї та на 500 % в

Індії. Крім того, до 2020 р. електронні відходи від використаних мобільних телефонів в порівнянні з рівнем 2007 р. збільшаться приблизно в 7 разів в Китаї та 18 разів в Індії. У США – світового лідеру з кількості продукуваних електронних відходів – очікувалось отримати їх більше 3 млн т у 2010 р., в країнах ЄС – більш 9 млн т.

За оцінками Агентства з охорони навколишнього середовища США тільки 15–20 % електронних відходів повторно використовуються, а інша частина старої електроніки закапується зі сміттям або спалюється в печах<sup>5</sup>, хоча відпрацьована електроніка може бути важливим джерелом вторинних ресурсів.

Також оцінено, що близько 75 % електронних відходів з ЄС та близько 80 % електронних відходів з США переміщують до країн, що розвиваються, посилюючи техногенне навантаження на їх екологічно неблагополучне навколишнє середовище.

У цей час на території України, перебувають у користуванні 53,6 млн мобільних засобів зв'язку, щороку імпортується 300 тис. портативних комп'ютерів, 277 млн елементів живлення (батареєнок). У перерахунку на вагу на рік це становить 4,5 тис. т батареєнок та акумуляторів, які після відпрацювання є потенційно небезпечними відходами або за умов переробки – джерелом цінних ресурсів, кольорових металів і хімічних речовин.

На сміттєзвалищах під впливом різноманітних факторів відбуваються процеси руйнування оболонки ЕЕО, батареєнок, енергозберігаючих ламп, внаслідок чого хімічні елементи, наявні в їхньому складі, випаровуються та вимиваються в довкілля. Токсичні речовини переносяться повітряними потоками і випадають на землю, інколи неподалік від первинного джерела, а інколи дуже далеко від нього та проникають глибоко в ґрунт і воду.

Через харчовий ланцюг (вода, рослини, тварини) токсичні речовини потрапляють в організм людини, викликаючи тяжкі отруєння і навіть

генетичні зміни. Лише грам ртуті, який потрапив у довкілля, здатний призвести до забруднення понад 3,3 млн. м<sup>2</sup> повітря, а одній пальчиковій батарейці «під силу» забруднити близько 20 м<sup>2</sup> ґрунту або 400 л води.

Гострота проблеми накопичення електронних відходів в Україні посилюється не тільки швидким зростанням їх кількості, але й відсутністю налагодженої системи збору, сортування та переробки.

### **6.2 Заходи щодо зменшення негативного впливу електронних відходів на навколишнє середовище.**

У розвинутих країнах, утилізація електронних відходів зазвичай в першу чергу включає в себе демонтаж обладнання в різних частин виробу (металеві каркаси, блоки живлення, друковані плати, пластмаса), часто вручну. Типовим прикладом є електронний завод з переробки відходів NADIN у місті Нові-Іськир, Болгарія, що є найбільшим об'єктом такого роду у Східній Європі. Перевагами цього процесу є здатність людини легко визначати і зберігати робочі та придатні до ремонту частини, в тому числі чіпи, транзистори, оперативну пам'ять тощо. Недоліком є те, що праця є найдешевшою в країнах з найнижчими санітарно-гігієнічними нормами.

Поводження з іншими видами електронних відходів регулюється в рамках загального законодавства щодо поводження з відходами, зокрема ЗУ «Про відходи»<sup>115</sup>. Згідно з цим Законом до основних напрямів державної політики щодо відходів, включаючи й електронні, належить:

- забезпечення повного збирання і своєчасного знешкодження та видалення відходів, а також дотримання правил екологічної безпеки при поводженні з ними;
- зведення до мінімуму утворення відходів та зменшення їх небезпечності;
- сприяння максимально можливій утилізації відходів шляхом прямого повторного чи альтернативного використання ресурсоцінних відходів;

- забезпечення безпечного видалення відходів, що не підлягають утилізації, шляхом розроблення відповідних технологій, екологічно безпечних методів та засобів поводження з відходами;

- організація контролю за місцями чи об'єктами розміщення відходів для запобігання шкідливому впливу їх на навколишнє природне середовище та здоров'я людини;

- здійснення комплексу науково-технічних та маркетингових досліджень для виявлення і визначення ресурсної цінності відходів з метою їх ефективного використання;

- обов'язковий облік відходів на основі їх класифікації та паспортизації;

- створення умов для реалізації роздільного збирання побутових відходів

- шляхом запровадження соціально-економічних механізмів, спрямованих на заохочення утворювачів цих відходів до їх роздільного збирання та ін.

- У ст. 17 ЗУ «Про відходи» визначено обов'язки суб'єктів господарської діяльності у сфері поводження з відходами, зокрема стосовно:

- виявлення і ведення первинного поточного обліку кількості, типу і складу відходів, що утворюються, збираються, перевозяться, зберігаються, обробляються, утилізуються, знешкоджуються та видаляються, і подання щодо них статистичної звітності у встановленому порядку;

- забезпечення повного збирання, належного зберігання а недопущення знищення і псування відходів, для утилізації яких в Україні існує відповідна технологія, що відповідає вимогам екологічної безпеки;

здійснення організаційних, науково-технічних та технологічних заходів для максимальної утилізації відходів, реалізації чи передачі їх іншим споживачам або підприємствам, установам та організаціям, що займаються збиранням, обробленням та утилізацією відходів, а також забезпечення за власний рахунок екологічно обґрунтованого видалення тих відходів, що не підлягають утилізації та ін.



Методом є подрібнення, коли матеріал передається для подрібнення у простий механічний сепаратор з механізмами екранування та гранулювання для поділи на металеві та пластикові частини, які потім надходять на переплавку або заводи переробки пластмаси. Такі машини переробки повністю закриті і у них діє система збору пилу. Деякі з викидів ловляться щітками та захисними екранами. Магніти екрати, екрати вихрових струмів і барабанні екрани використовуються для відокремлення скла, пластику, чорних і кольорових металів, які потім подаються на переробні заводи. Свинцеве скло з електронно променевих трубок повторно використовується в автомобільних акумуляторах та боєприпасах, або продаються ливарним заводами як флюси при обробці сирової руди свинцю. Мідь, золото, паладій, срібло і олово також продаються на заводи для переробки. Небезпечні для здоров'я дим і газу захоплюються і частково нейтралізуються для пом'якшення екологічної загрози. Ці методи дозволяють безпечну утилізацію майже всіх цінних матеріалів комп'ютера.

Аудіовізуальні компоненти, телевізори, відеомагнітофони, стерео устаткування, мобільні телефонів та інших портативні пристрої і комп'ютерні компоненти містять цінні елементи і речовини, придатні для повторного використання, у тому числі свинець, мідь і золото.

Одна з основних проблем є переробка друкованих плат з електронних відходів. Плати містять такі дорогоцінні метали як золото, срібло, платина, і такі неблагородні метали, як мідь, залізо, алюміній і т.д. Звичайним способом переробки є метод механічного подрібнення і розділення, але ефективність його низька. Ведуться дослідження над альтернативними методами, такими як криогенне розкладання друкованих плат, але всі вони лише у стадії наукового вивчення.

## **Висновки до розділу 6**

У розділі розглянуто що електронні відходи містять не тільки небезпечні, але й цінні та рідкісні матеріали. У відходах складної електроніки можна знайти до 60 хімічних елементів. У Сполучених Штатах, за оцінками, джерелом майже 70% всіх важких металів на звалищах є відходи з електроніки.

Встановлено що, повторне використання є альтернативою для переробки, оскільки воно розширює термін служби пристрою. Пристрої як і раніше потрібно зрештою утилізувати, але, дозволивши покупку б/у електроніки, переробку можна значно відкласти.

Запропоновані методи повторного використання відходів таких як свинцеве скло з електронно променевих трубок повторно використовується в автомобільних акумуляторах та боєприпасах, або продаються ливарним заводами як флюси при обробці сирової руди свинцю. Мідь, золото, паладій, срібло і олово також продаються на заводи для переробки.

## ВИСНОВКИ

В першому розділі магістрської дипломної роботи розроблені та промодельовані наносхеми з програмованими логічними структурами (НСПС). Зокрема, в роботі запропоновані нові схемні рішення і ефективні методи моделювання великого спектра наносхем на базі НСПС з використанням технології квантових коміркових автоматів (КА).

Встановлена функціонально повна система логічних елементів мажоритарного базису, а для цього виконувались сучасні алгоритми дискретного аналізу для перетворення багатоаргументних логічних функцій з булевого базису в мажоритарний. Також було розглянуто методи впровадження мажоритарного базиса для автоматизованого проектування програмованих наноелектронних схем на квантових коміркових автоматах.

В другому розділі було реалізоване автоматизоване проектування і промодельювання широкого ряду універсальних наносхем з програмованими структурами на базі НСПС, та перевірено їх працездатність за допомогою сучасної системи автоматизованого проектування (САПР) QCA Designer.

Найближчим часом напівпровідникові інтегральні схеми досягнуть квантово-технологічних обмежень і не зможуть відповідати вимогам до швидкодії обчислювальної техніки. Тому активно розробляються технології, які б змогли забезпечити вищу ефективність. Однією з таких розробок є квантові коміркові автомати. Основними її перевагами є надзвичайно висока щільність компонування та низький рівень енергоспоживання. Основою логіки на комірковому автоматі є мажоритарний елемент та інвертор. Можливість реалізації різних логічних функцій з використанням мажоритарних елементів дає повну систему логічних функцій.

В дипломній роботі розглянуто фізичні основи одноелектроніки, зокрема – явище одноелектронного тунелювання, принципи класифікації приладів одноелектроніки, різновиди структур одноелектроніки, технології

формування одноелектронних приладів, сформульовано основні поняття і принципи автоматизованого проектування мікро- та наноелектронних систем.

Також було запропоновано та досліджено методика побудови ієрархічної структури моделі одноелектронного транзистора, кількісні та якісні оцінки вибору необхідного рівня моделювання, які враховують ознаки сигналів, що діють на схему, вид аналізу схеми, що проектується і температурний вплив зовнішнього середовища, що дозволяє автоматизувати процеси проектування на етапах налаштування і граничних випробувань.

Створена бібліотека базових мажоритарних елементів, комбінаційних, полідовностних та арифметико-логічних моделей та макромоделей наноелектронних систем.

Отримані результати магістрської дипломної роботи будуть рекомендовані для використання у навчальному процесі при вивченні дисциплін наноелектроніки та в експериментальній діяльності при проведенні наукових досліджень кафедри електроніки, робототехніки і технологій моніторингу та інтернету речей НАУ.

## СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ

1. *Горбарчук М.С.* Мажоритарні нанопристрої послідовного типу / М.С. Горбарчук, О.С. Мельник. – Вісник ХПІ. – 2018. – №3. – С. 59-65.
2. *Пакулов Н. И., Уханов В. Ф., Чернышов П. Н.* Мажоритарный принцип построения надежных узлов и устройств ЦВМ/Н. И. Пакулов. – М.: Сов. радио, 1974, – 184 с.
3. *Melnyk O.S.* Synthesis programmable nanoelectronic devices./O.S. Melnyk, S.V. Todavchych// Electronics and Control systems – 2013, p. 89-94
4. *Пакулов Н. И., Уханов В. Ф.* Расчет и экспериментальные исследования мажоритарных элементов интегрального типа. – В кн. Приборы и системы автоматизации. Вып. 19, Харьков, ХГУ, 1971, с.37-44.
5. *Лебедев О.М.* Цифровая техника. – К.: Вища шк., 2008. – 387с.
6. *Грушвицкий Р.И.* Проектирование систем на микросхемах программируемой логики. Спб.: БХВ – Петербург, 2002. – 608с.
7. *Walus K.* QCA Designer: A Rapid Design and Simulation Tool for QCA/K. Walus//Internet journal of Nanotech. and Appl. – 2005. – Vol.2 – №1 – P.1 – 7.